

日 本 国 特 許 庁  
JAPAN PATENT OFFICE



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2001年 3月 9日

出 願 番 号

Application Number:

特願2001-067618

[ ST.10/C ]:

[ JP2001-067618 ]

出 願 人

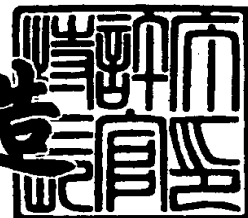
Applicant(s):

株式会社半導体エネルギー研究所

2002年 1月29日

特 許 庁 長 官  
Commissioner,  
Japan Patent Office

及 川 耕 造



出証番号 出証特2002-3002048

【書類名】 特許願

【整理番号】 P005579

【提出日】 平成13年 3月 9日

【あて先】 特許庁長官 及川 耕造 殿

【発明者】

【住所又は居所】 神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内

【氏名】 三津木 亨

【発明者】

【住所又は居所】 神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内

【氏名】 志知 武司

【発明者】

【住所又は居所】 神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内

【氏名】 前川 慎志

【発明者】

【住所又は居所】 神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内

【氏名】 柴田 寛

【発明者】

【住所又は居所】 神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内

【氏名】 宮永 昭治

【特許出願人】

【識別番号】 000153878

【氏名又は名称】 株式会社半導体エネルギー研究所

【代表者】 山崎 舜平

【手数料の表示】

【予納台帳番号】 002543

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置の作製方法

【特許請求の範囲】

【請求項 1】 希ガス元素、窒素およびアンモニアから選ばれた一種または複数種を主成分とする気体をプラズマ化した雰囲気中に、半導体膜を曝す第 1 工程と

前記半導体膜に金属元素を添加する第 2 工程と、

前記金属元素が添加された前記半導体膜に加熱処理を行なう第 3 工程と、

を有することを特徴とする半導体装置の作製方法。

【請求項 2】 半導体膜に金属元素を添加する第 1 工程と、

希ガス元素、窒素およびアンモニアから選ばれた一種または複数種を主成分とする気体をプラズマ化した雰囲気中に、前記半導体膜を曝す第 2 工程と、

前記半導体膜に加熱処理を行なう第 3 工程と、

を有することを特徴とする半導体装置の作製方法。

【請求項 3】 請求項 1 において、前記第 1 工程は、プラズマ CVD 装置またはドライエッチング装置を用いて行なわれることを特徴とする半導体装置の作製方法。

【請求項 4】 請求項 2 において、前記第 3 工程は、プラズマ CVD 装置またはドライエッチング装置を用いて行なわれることを特徴とする半導体装置の作製方法。

【請求項 5】 請求項 1 または 2 において、前記金属元素は、Fe、Co、Ni、Ru、Rh、Pd、Os、Ir、Pt、Cu、Ag、Au、Al、In、Sn、Pb、P、As、Sb から選ばれた一種または複数の元素であることを特徴とする半導体装置の作製方法。

【請求項 6】 請求項 1 または請求項 2 において、前記半導体膜は、珪素を主成分とすることを特徴とする半導体装置の作製方法。

【請求項 7】 請求項 1 または請求項 2 または請求項 6 において、前記半導体膜は、LPCVD 装置により成膜された膜であることを特徴とする半導体装置の作製方法。

【請求項 8】 請求項 1 乃至 7 のいずれか一項において、前記半導体装置は、液晶表示装置または発光装置であることを特徴とする半導体装置の作製方法。

【請求項 9】 請求項 1 乃至 7 のいずれか一項において、前記半導体装置は、携帯電話、ビデオカメラ、デジタルカメラ、プロジェクター、ゴーグル型ディスプレイ、パーソナルコンピュータ、DVD プレイヤー、電子書籍、または携帯型情報端末であることを特徴とする半導体装置の作製方法。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する分野】

本発明は薄膜トランジスタ（以下、T F T と言う）で構成された回路を有する半導体装置の作製方法に関する。例えば、液晶表示装置に代表される電気光学装置、及び電気光学装置を部品として搭載した電気機器の構成に関する。また、前記装置の作製方法に関する。なお、本明細書中において半導体装置とは、半導体特性を利用することで機能し得る装置全般を指し、上記電気光学装置及び電気機器もその範疇にあるとする。

【 0 0 0 2 】

【従来の技術】

ガラス等の絶縁基板上に形成された非晶質半導体膜に対し、加熱処理、またはレーザアニール法、または加熱処理とレーザアニール法の両方を行ない、結晶化させて結晶質珪素膜を形成したり、結晶性を向上させる技術が広く研究されている。上記半導体膜には珪素膜がよく用いられる。なお、本明細書中において、結晶質半導体膜とは、結晶化領域が存在する半導体膜のことを言い、全面が結晶化している半導体膜も含む。

【 0 0 0 3 】

結晶質半導体膜は、非晶質半導体膜と比較し、非常に高い移動度を有する。このため、結晶質半導体膜を利用すると、例えば、従来の非晶質半導体膜を使って作製した半導体装置では実現できなかったモノリシック型の液晶電気光学装置（一枚の基板上に、画素部用と駆動回路用の薄膜トランジスタ（T F T）を作製した半導体装置）が作製できる。

## 【0004】

しかしながら、プラズマCVD法やLPCVD法で堆積した非晶質半導体膜を、加熱処理やレーザアニール法（レーザ光の照射により半導体膜を結晶化させる技術）によって形成される結晶質半導体膜の結晶方位は任意な方向に配向して制御不能であるため、TFTの電気的特性を制限する要因となっている。

## 【0005】

結晶質半導体膜の表面の結晶方位を分析する手法として、EBSP (Electron BackScatter diffraction Pattern: 反射電子線回折パターン) 法がある。EBSP法は、結晶質半導体膜の表面の結晶方位を解析する手法であり、各測定ポイントの結晶粒が表面に向けている結晶方位を色別に表したり、ある測定ポイントに着目し、隣接するポイントにおいて、測定者の設定した結晶方位のずれ角（許容ずれ角）の範囲内である領域を区別して表すこともできる。前記許容ずれ角は測定者が自由に設定することが可能であるが、本明細書中では、前記許容ずれ角を $15^{\circ}$ と設定し、あるポイントに着目したときに隣接するポイントの結晶方位のずれ角が $15^{\circ}$ 以下の範囲内である領域をグレインと呼ぶ。許容ずれ角を $15^{\circ}$ としたのは、一般的な設定値が $15^{\circ}$ であるためである。グレインは複数の結晶粒から形成されているが、結晶方位の許容ずれ角が小さいため、巨視的には1つの結晶粒と見なすことができる。

## 【0006】

また、非晶質半導体膜の結晶化法の1つとして特開平7-183540号公報に記載されている方法が挙げられる。ここで、前記方法を簡単に説明する。まず、非晶質半導体膜にニッケルまたは、パラジウム、または鉛等の金属元素を微量に添加する。添加の方法は、プラズマ処理法や蒸着法、イオン注入法、スパッタ法、溶液塗布法等を利用すればよい。前記添加の後、例えば $550^{\circ}\text{C}$ の窒素雰囲気中に4時間、非晶質半導体膜を曝して結晶質半導体膜を形成するものである。このような結晶質半導体膜でTFTを形成すると、電界効果移動度の向上のみでなく、サブスレッショルド係数（S値）が小さくなり、飛躍的に電気的特性を向上させることが可能となっている。結晶化に最適な加熱温度や加熱時間等は、前記金属元素の添加量や非晶質半導体膜の状態による。また、この結晶化法を用いれ

ば、結晶方位の配向性を単一方向に高めることが可能であることが確認されている。

#### 【0007】

##### 【本発明が解決しようとする課題】

現在のLSIは高集積化、高速化するためにTFTの微細化が図られており、前記TFTの大きさは1 $\mu$ mを切るものもある。これまでの結晶化の方法で形成される結晶質半導体膜を用いてこのようなTFTを作製する場合、素子分離のために前記結晶質半導体膜をパターニングにより分離すると、個々のデバイスの活性領域において、グレインの境界が多く存在するものと、ほとんどグレインのみで形成されるものなどのばらつきが生じた。また、結晶化を助長する金属元素を用いて半導体膜の結晶化を行なうと、金属元素を核として形成された結晶粒と、自然核（本明細書中では、形成された結晶粒の核が金属元素以外である場合を自然核と定義する。）が発生して形成された結晶粒とが混在し、半導体膜の物性にばらつきを生じていた。なお、自然核は600℃以上の高温や、結晶化に要する時間が長時間になると発生する場合があることが知られている。このようなばらつきは、電気的特性のばらつきの原因や、各種半導体装置の表示部として用いたときの表示むらの原因となっていた。

#### 【0008】

そこで、グレインを小さくすることで、個々のデバイスの活性領域におけるグレインのばらつきを抑える方法が考えられる。そのためには、結晶核の生成密度を増加させればよい。つまり、半導体膜の表面エネルギーを低下させたり、半導体膜の化学ポテンシャルを増加させることで臨界核半径を減少させればよい。その方法の1つとして、半導体膜に結晶化を助長する金属元素を多量に添加して、前記半導体膜の表面エネルギーおよび化学ポテンシャルを変化させる方法が挙げられる。この方法を用いれば、前記金属元素による多数の結晶核が発生してグレインを小さくする事ができる。しかしながら、前記方法では前記金属元素が高抵抗領域（チャネル形成領域やオフセット領域）中に金属化合物として過剰に残留すると言う問題がある。前記金属化合物は電流が流れやすいため、高抵抗領域であるべき領域の抵抗を下げることになり、TFTの電気的特性の安定性および信

頼性を損なう原因となる。

【0009】

本発明はこのような問題を解決するための技術であり、前記金属元素の使用量を増加することなく、該金属元素を用いて得られる結晶質半導体膜のグレインを小さくすることで、個々のデバイスの活性領域におけるグレインの数を平均化するための技術であり、TFTを用いて作製するアクティブマトリクス型の液晶表示装置に代表される電気光学装置ならびに半導体装置において、半導体装置の動作特性および信頼性の向上を実現することを目的としている。

【0010】

【課題を解決するための手段】

そこで、本発明は、半導体膜をプラズマ化した雰囲気に曝す処理を行なったのちに、前記半導体膜に金属元素を利用した熱結晶化法を行なうことを特徴とする。既に述べたように、何らかの方法により半導体膜の表面エネルギーや化学ポテンシャルを変化させて臨界核半径を小さくすれば、結晶核の生成密度を増加することができる。本発明は、半導体膜をプラズマ化した雰囲気に曝す処理を行なうことにより、該半導体膜の化学ポテンシャルを増加させて、金属元素による結晶核の生成密度を増加させる。結晶核の生成密度が増加すると、半導体膜が結晶化するまでの時間が短くなり、自然核の発生を抑制することも可能となる。このようにして形成された結晶質半導体膜は、金属元素が核となって成長した結晶粒で埋め尽くされており、グレインを小さくすることを可能とする。もちろん、金属元素を添加した半導体膜をプラズマ化した雰囲気に曝してから、加熱処理を行なってもよい。

【0011】

本発明の作製工程は、

希ガス元素、窒素およびアンモニアから選ばれた一種または複数種を主成分とする気体をプラズマ化した雰囲気中に、半導体膜を曝す第1工程と、  
前記半導体膜に金属元素を添加する第2工程と、  
前記金属元素が添加された前記半導体膜に加熱処理を行なう第3工程と、  
を有する半導体装置の作製方法である。



【0012】

上記作製工程において、前記半導体膜としては、非晶質半導体膜や微結晶半導体膜などがあり、非晶質珪素膜や、非晶質珪素ゲルマニウム膜などの非晶質構造を有する化合物半導体膜を適用しても良い。

【0013】

また、上記第1工程には、プラズマ発生装置を用いることができる。前記プラズマ発生装置として、プラズマCVD装置、ドライエッチング装置等が望ましい。

【0014】

また、上記第1工程における雰囲気は、希ガス元素、窒素から選ばれた一種または複数種の元素を主成分とする雰囲気であるとする。これらの元素を用いた雰囲気に半導体膜を曝した後に、例えば、レーザアニールを行なっても表面荒れの原因になることもなく、十分なレーザアニールを行なうことが可能である。また、これらの元素が半導体膜中に存在しても半導体特性においても何ら影響を及ぼさない。また、アンモニアをプラズマ化した雰囲気に半導体膜を曝してもよい。

【0015】

また、上記作製工程において、前記金属元素は、Fe、Co、Ni、Ru、Rh、Pd、Os、Ir、Pt、Cu、Ag、Au、Al、In、Sn、Pb、P、As、Sbから選ばれた一種または複数種の元素であるとする。

【0016】

また、本発明の他の作製工程は、  
半導体膜に金属元素を添加する第1工程と、  
希ガス元素、窒素およびアンモニアから選ばれた一種または複数種を主成分とする気体をプラズマ化した雰囲気中に、前記金属元素が添加された前記半導体膜を曝す第2工程と、  
前記半導体膜に加熱処理を行なう第3工程と、  
を有する半導体装置の作製方法である。

【0017】

上記作製工程において、前記半導体膜としては、非晶質半導体膜や微結晶半導

体膜などがあり、非晶質珪素膜や、非晶質珪素ゲルマニウム膜などの非晶質構造を有する化合物半導体膜を適用しても良い。

## 【0018】

また、上記第2工程には、プラズマ発生装置を用いることができる。前記プラズマ発生装置として、プラズマCVD装置、ドライエッチング装置等が望ましい。

## 【0019】

また、上記第2工程における雰囲気は、希ガス元素、窒素から選ばれた一種または複数種の元素を主成分とする雰囲気であるとする。これらの元素を用いた雰囲気に半導体膜を曝した後に、例えば、レーザアニールを行なっても表面荒れの原因になることもなく、十分なレーザアニールを行なうことが可能である。また、これらの元素が半導体膜中に存在しても半導体特性においても何ら影響を及ぼさない。また、アンモニアをプラズマ化した雰囲気に半導体膜を曝してもよい。

## 【0020】

また、上記作製工程において、前記金属元素は、Fe、Co、Ni、Ru、Rh、Pd、Os、Ir、Pt、Cu、Ag、Au、Al、In、Sn、Pb、P、As、Sbから選ばれた一種または複数種の元素であるとする。

## 【0021】

以上のような本発明を適用することにより、半導体装置の性能を大幅に向上せうる。例えば、TFTを例に挙げると、チャネル形成領域に含まれうるグレインの境界の本数を一様にすることができる。そのため、オン電流値（TFTがオン状態にある時に流れるドレイン電流値）、オフ電流値（TFTがオフ状態にある時に流れるドレイン電流値）、しきい値電圧、S値及び電界効果移動度のばらつきを低減することも可能となる。

## 【0022】

さらに、グレインを小さくすることで、個々のデバイスの活性領域におけるグレインの数を一様にするのが可能となり、電気的特性のばらつきの低減や、各種半導体装置の表示部として用いたときの表示むらを低減することが可能となる。

【0023】

## 【発明の実施の形態】

本発明の実施形態について図1の断面図を用いて説明する。

【0024】

図1(A)において基板10には、合成石英ガラス基板、バリウムホウケイ酸ガラス、アルミノホウケイ酸ガラスなどの無アルカリガラスと言ったガラス基板を用いても良い。例えば、コーニング社製の7059ガラスや1737ガラスなどを好適に用いることが出来る。また、本実施形態の処理温度に耐えうる耐熱性が有するプラスチック基板を用いてもよい。

【0025】

前記基板10の上に下地絶縁膜11を公知の手段(LPCVD法、プラズマCVD法等)により窒化珪素膜、酸化窒化珪素膜または酸化珪素膜などで形成する。もちろん、下地絶縁膜は形成しなくてもよい。

【0026】

次に、半導体膜12をプラズマCVD法やスパッタ法などの公知の手段で10~200nm(好ましくは30~100nm)の厚さに形成する。前記半導体膜12としては、非晶質半導体膜や微結晶半導体膜などがあり、非晶質珪素ゲルマニウム膜などの非晶質構造を有する化合物半導体膜を適用しても良い。

【0027】

続いて、前記半導体膜を、希ガス元素、窒素およびアンモニアから選ばれた一種または複数種を主成分とする気体をプラズマ化した雰囲気中に曝す。これらの元素のプラズマ化には、プラズマ発生装置(プラズマCVD装置、ドライエッチング装置等)を用いて、30秒~20分(好ましくは3~15分)行なう。さらに、ガスの流量を50~300sccm、基板の温度を200~500度、RFを100~400Wとして処理するのが望ましい。

【0028】

その後、ニッケル等の金属元素を用いた熱アニール法により半導体膜を結晶化する。まず、結晶化を助長するための金属元素を含む層(金属含有層13)を形成する。前記金属元素としては、ニッケル、またはパラジウム、または鉛等の

金属元素があり、添加の方法は、プラズマ処理法や蒸着法、イオン注入法、スパッタ法、溶液塗布法等を利用すればよい。

## 【0029】

もちろん、半導体膜上に金属含有層13を形成した後、プラズマ化した希ガス元素、窒素およびアンモニアから選ばれた一種または複数種を主成分とする雰囲気中に曝す処理を行なってもよい。

## 【0030】

そして、加熱処理を行なって、半導体膜の結晶化を行なう。この加熱処理はファーンズアニール炉を用いる熱アニール法で行なう。熱アニール法としては、酸素濃度が1ppm以下、好ましくは0.1ppm以下の窒素雰囲気中で400～700℃、代表的には500～550℃で、4～12時間程度行なえばよい。また、熱アニール法の他の加熱処理としてレーザアニール法、またはラピッドサーマルアニール法（RTA法）等を用いてもよい。

## 【0031】

また、半導体膜の結晶化には、金属元素を用いた熱アニール法以外の公知の結晶化法（レーザ結晶化法等）と組み合わせて半導体膜の結晶化を行なうこともできる。

## 【0032】

このようにして得られた結晶質半導体膜のグレインは小さく、特にサブミクロンデバイスを作製するのに適している。また、電気的特性のばらつきを低減し、各種半導体装置の表示部として用いたときに、表示むらを抑えることを可能とする。

## 【0033】

以上の構成でなる本発明について、以下に示す実施例でもってさらに詳細な説明を行なうこととする。

## 【0034】

## 【実施例】

## [実施例1]

本発明の実施例について図1の断面図を用いて説明する。

## 【0035】

図1(A)において基板10には、合成石英ガラス基板、バリウムホウケイ酸ガラス、アルミノホウケイ酸ガラスなどの無アルカリガラスと言ったガラス基板を用いても良い。例えば、コーニング社製の7059ガラスや1737ガラスなどを好適に用いることが出来る。また、本実施形態の処理温度に耐えうる耐熱性が有するプラスチック基板を用いてもよい。本実施例では、合成石英ガラス基板を適用する。

## 【0036】

前記基板10の上に下地絶縁膜11を公知の手段(LPCVD法、プラズマCVD法等)により窒化珪素膜、酸化窒化珪素膜または酸化珪素膜などで形成する。本実施例において、下地絶縁膜として膜厚150nmの酸化窒化珪素膜(組成比Si=32%、O=27%、N=24%、H=17%)を形成する。

## 【0037】

次に、半導体膜12をプラズマCVD法やスパッタ法などの公知の手段で10~200nm(好ましくは30~100nm)の厚さに形成する。前記半導体膜12としては、非晶質半導体膜や微結晶半導体膜などがあり、非晶質珪素ゲルマニウム膜などの非晶質構造を有する化合物半導体膜を適用しても良い。本実施例では、LPCVD法を用い、55nmの非晶質珪素膜を成膜する。

## 【0038】

続いて、前記半導体膜を、希ガス元素、窒素およびアンモニアから選ばれた一種または複数種を主成分とする気体をプラズマ化した雰囲気中に曝す。これらの元素のプラズマ化には、プラズマ発生装置(プラズマCVD装置、ドライエッチング装置等)を用いて、30秒~20分(好ましくは3~15分)行なう。さらに、ガスの流量を50~300sccm、基板の温度を200~500度、RFを100~400Wとして処理するのが望ましい。本実施例では、Arを用い、ガスの流量を100sccm、RFを200W、基板温度を400℃としてドライエッチング装置にて処理を行なう。

## 【0039】

その後、ニッケル等の金属元素を用いた熱アニール法により半導体膜を結晶

化する。まず、結晶化を助長するための金属元素を含む層（金属含有層 1 3）を形成する。前記金属元素としては、ニッケル、またはパラジウム、または鉛等の金属元素があり、添加の方法は、プラズマ処理法や蒸着法、イオン注入法、スパッタ法、溶液塗布法等を利用すればよい。本実施例では、酢酸ニッケル水溶液（重量換算濃度 5 p p m、体積 1 0 m l）を非晶質珪素膜表面にスピンコートにて塗布し、金属含有層を形成する。

## 【 0 0 4 0 】

そして、加熱処理を行なって、半導体膜の結晶化を行なう。この加熱処理はファーンেসアニール炉を用いる熱アニール法で行なう。熱アニール法としては、酸素濃度が 1 p p m 以下、好ましくは 0. 1 p p m 以下の窒素雰囲気中で 4 0 0 ~ 7 0 0 ° C、代表的には 5 0 0 ~ 5 5 0 ° C で、4 ~ 1 2 時間程度行なえばよい。また、熱アニール法の他の加熱処理としてレーザアニール法、またはラピッドサーマルアニール法（R T A 法）等を用いてもよい。本実施例では、加熱処理（5 5 0 ° C、4 時間）を行ない、結晶質珪素膜を形成する。

## 【 0 0 4 1 】

また、半導体膜の結晶化には、金属元素を用いた熱アニール法以外の公知の結晶化法（レーザ結晶化法等）と組み合わせて半導体膜の結晶化を行なうこともできる。

## 【 0 0 4 2 】

このようにして得られた結晶質半導体膜におけるグレインは小さく、特にサブミクロンデバイスを作製するのに適している。また、電気的特性のばらつきを低減し、各種半導体装置の表示部として用いたときに、表示むらを抑えることを可能とする。

## 【 0 0 4 3 】

## 〔実施例 2〕

本実施例では、本発明の有効性を確認するため、プラズマ化に用いることのできる元素（希ガス元素、アンモニア等）のうち A r を用いて、以下の実験を行なった。

## 【 0 0 4 4 】

図1 (A) において基板10として、合成石英ガラス基板を用い、前記基板上にLPCVD装置により膜厚65nmの非晶質珪素膜を形成する。このような試料をArをプラズマ化した雰囲気に曝す場合と曝さない場合を行なった。Arをプラズマ化した雰囲気に曝すときの条件は、プラズマCVD装置にて、ガスの流量を100sccm、RFを200W、基板温度を400℃として行なった。

## 【0045】

その後、酢酸ニッケル水溶液（重量換算濃度5ppm、体積10ml）を非晶質珪素膜表面にスピコートにて塗布して金属含有層を形成し、加熱処理（600℃、12時間）を行なって、半導体膜の結晶化を行なった。

## 【0046】

このようにして作製された試料にX線反射率測定を行なった。その結果を図2に示す。図2では、どの条件でもIntensityを一定値を保った後、急激に減少している。このときの角度 $\theta$ を臨界角度とすると、該臨界角度から結晶密度を求めることができる。その結果、半導体膜の密度はArをプラズマ化した雰囲気に曝す処理を行なったものは $2.35\text{ g}\cdot\text{cm}^3$ 、行なわないものは $2.24\text{ g}\cdot\text{cm}^3$ であった。つまり、プラズマ処理を行なうと、結晶密度が増加、すなわち結晶核の生成密度が増加したことがわかり、本発明の有効性が確認できた。

## 【0047】

また、0.5%フッ酸に上記試料を30秒間浸すことにより酸化膜除去し、さらにKOH/IPA液に30秒間浸して、異方性エッチングを行なう。異方性エッチングを行なうことで、光学顕微鏡にてグレインの結晶方位や境界を観察することができる。ここでは、異方性エッチングを行なった試料を光学顕微鏡（明視野反射モード、200倍）にて表面観察を行なった。その結果を図17に示す。図17 (A) はArをプラズマ化した雰囲気に曝す処理を行なったものであり、図17 (B) は行なわなかったものである。また、図18は図17の模式図である。図17 (A)、図18 (A) は図17 (B)、図18 (B) に比べてグレインが小さくなっていることがわかる。図17 (A)、図18 (A) は図17 (B)、図18 (B) に比べてグレインの境界があいまいであるが、グレインが小さいことや、グレインが小さいために重なりが生じていることが理由であると考え

られる。

【 0 0 4 8 】

このように、本発明を用いて得られた結晶質半導体膜におけるグレインは小さいことが確認出来た。そして、前記結晶質半導体膜は、特にサブミクロンデバイスを作製するのに適している。また、電気的特性のばらつきを低減し、各種半導体装置の表示部として用いたときに、表示むらを抑えることを可能とする。

【 0 0 4 9 】

[実施例 3]

本実施例では、実施例 1 とは異なる作製方法について図 3 の断面図を用いて説明する。

【 0 0 5 0 】

まず、実施例 1 にしたがって図 1 (A) まで形成する。なお、図 3 (A) と図 1 (A) に対応する部分には同じ符号を用いている。

【 0 0 5 1 】

続いて、ニッケル等の金属元素を用いた熱アニール法により半導体膜を結晶化する。まず、結晶化を助長するための金属元素を含む層（金属含有層 1 3）を形成する。前記金属元素としては、ニッケル、またはパラジウム、または鉛等の金属元素があり、添加の方法は、プラズマ処理法や蒸着法、イオン注入法、スパッタ法、溶液塗布法等を利用すればよい。本実施例では、スパッタ法にてニッケルを導入し、金属含有層を形成する。

【 0 0 5 2 】

その後、前記半導体膜を、希ガス元素、窒素およびアンモニアから選ばれた一種または複数種を主成分とする気体をプラズマ化した雰囲気中に曝す。これらの元素のプラズマ化には、プラズマ発生装置（プラズマ CVD 装置、ドライエッチング装置等）を用いて、30 秒～20 分（好ましくは 3～15 分）行なう。さらに、ガスの流量を 50～300 sccm、基板の温度を 200～500 度、RF を 100～400 W として処理するのが望ましい。本実施例では、窒素を用い、ガスの流量を 100 sccm、RF を 200 W、基板温度を 400℃としてドライエッチング装置にて処理を行なう。



## 【0053】

そして、加熱処理を行なって、半導体膜の結晶化を行なう。この加熱処理はファーンズアニール炉を用いる熱アニール法で行なう。熱アニール法としては、酸素濃度が1ppm以下、好ましくは0.1ppm以下の窒素雰囲気中で400～700℃、代表的には500～550℃で、4～12時間程度行なえばよい。また、熱アニール法の他の加熱処理としてレーザアニール法、またはラピッドサーマルアニール法（RTA法）等を用いてもよい。本実施例では、加熱処理（550℃、4時間）を行ない、結晶質珪素膜を形成する。

## 【0054】

このようにして得られた結晶質半導体膜におけるグレインは小さく、特にサブミクロンデバイスを作製するのに適している。また、電気的特性のばらつきを低減し、各種半導体装置の表示部として用いたときに、表示むらを抑えることを可能とする。

## 【0055】

## [実施例4]

本発明の実施例について図4の断面図を用いて説明する。

## 【0056】

図4（A）において基板10には、合成石英ガラス基板、バリウムホウケイ酸ガラス、アルミノホウケイ酸ガラスなどの無アルカリガラスと言ったガラス基板を用いても良い。例えば、コーニング社製の7059ガラスや1737ガラスなどを好適に用いることが出来る。また、本実施形態の処理温度に耐えうる耐熱性が有するプラスチック基板を用いてもよい。本実施例では、合成石英ガラス基板を適用する。

## 【0057】

導電膜を形成し、エッチングを行なって所望の形状の導電膜31を形成する。導電膜の材料に特に限定はないが、耐熱性を有するものを用い、Ta、W、Ti、Mo、Cu、Cr、Ndから選ばれた元素、または前記元素を主成分とする合金材料若しくは化合物材料で形成してもよい。また、リン等の不純物元素をドーピングした結晶質珪素膜に代表される半導体膜を用いてもよい。また、AgPd

Cu合金を用いてもよい。もちろん、導電膜は単層ではなく、積層としてもよい。本実施例では、膜厚400nmのW膜からなる導電膜31を形成する。

## 【0058】

続いて、絶縁膜32を公知の手段（LPCVD法、プラズマCVD法等）により窒化珪素膜、酸化窒化珪素膜または酸化珪素膜などで形成する。本実施例において、下地絶縁膜として膜厚150nmの酸化窒化珪素膜（組成比Si=32%、O=27%、N=24%、H=17%）を形成する。

## 【0059】

次に、半導体膜33をプラズマCVD法やスパッタ法などの公知の手段で100~200nm（好ましくは30~100nm）の厚さに形成する。前記半導体膜33としては、非晶質半導体膜や微結晶半導体膜などがあり、非晶質珪素ゲルマニウム膜などの非晶質構造を有する化合物半導体膜を適用しても良い。本実施例では、LPCVD法を用い、55nmの非晶質珪素膜を成膜する。

## 【0060】

続いて、前記半導体膜を、希ガス元素、窒素およびアンモニアから選ばれた一種または複数種を主成分とする気体をプラズマ化した雰囲気中に曝す。これらの元素のプラズマ化には、プラズマ発生装置（プラズマCVD装置、ドライエッチング装置等）を用いて、30秒~20分（好ましくは3~15分）行なう。さらに、ガスの流量を50~300sccm、基板の温度を200~500度、RFを100~400Wとして処理するのが望ましい。本実施例では、アンモニアを用い、ガスの流量を100sccm、RFを200W、基板温度を400℃としてドライエッチング装置にてプラズマ処理を行なう。

## 【0061】

その後、ニッケル等の金属元素を用いた熱アニール法により半導体膜を結晶化する。まず、結晶化を助長するための金属元素を含む層（金属含有層34）を形成する。前記金属元素としては、ニッケル、またはパラジウム、または鉛等の金属元素があり、添加の方法は、プラズマ処理法や蒸着法、イオン注入法、スパッタ法、溶液塗布法等を利用すればよい。本実施例では、酢酸ニッケル水溶液（重量換算濃度5ppm、体積10ml）を非晶質珪素膜表面にスピンコートにて

塗布し、金属含有層を形成する。

【0062】

そして、加熱処理を行なって、半導体膜の結晶化を行なう。この加熱処理はファーネスアニール炉を用いる熱アニール法で行なう。熱アニール法としては、酸素濃度が1ppm以下、好ましくは0.1ppm以下の窒素雰囲気中で400～700℃、代表的には500～550℃で、4～12時間程度行なえばよい。また、熱アニール法の他の加熱処理としてレーザアニール法、またはラピッドサーマルアニール法（RTA法）等を用いてもよい。本実施例では、加熱処理（550℃、4時間）を行ない、結晶質珪素膜を形成する。

【0063】

また、半導体膜の結晶化には、金属元素を用いた熱アニール法以外の公知の結晶化法（レーザ結晶化法等）と組み合わせて半導体膜の結晶化を行なうこともできる。

【0064】

このようにして得られた結晶質半導体膜におけるグレインは小さく、特にサブミクロンデバイスを作製するのに適している。また、電気的特性のばらつきを低減し、各種半導体装置の表示部として用いたときに、表示むらを抑えることを可能とする。

【0065】

〔実施例5〕

本実施例ではアクティブマトリクス基板の作製方法について図5～図10を用いて説明する。本明細書では駆動回路と、画素TFT及び保持容量とを有する画素部を同一基板上に形成された基板を、便宜上アクティブマトリクス基板と呼ぶ。

【0066】

まず、本実施例ではコーニング社の#7059ガラスや#1737ガラスなどに代表されるバリウムホウケイ酸ガラス、またはアルミノホウケイ酸ガラスなどのガラスからなる基板501を用いる。なお、基板501としては、石英基板やシリコン基板、金属基板またはステンレス基板の表面に絶縁膜を形成したものを

用いても良い。また、本実施例の処理温度に耐えうる耐熱性が有するプラスチック基板を用いてもよい。本実施例では合成石英ガラス基板を用いる。

## 【0067】

次いで、石英基板501上に下部遮光膜を形成する。まず、酸化珪素膜、窒化珪素膜または酸化窒化珪素膜などの絶縁膜から成る膜厚10～150nm（好ましくは50～100nm）の下地膜を形成する。そして、本実施例の処理温度に耐え得るTa、W、Cr、Mo等の導電性材料およびその積層構造により300nm程度の膜厚で下部遮光膜を形成する。前記下部遮光膜はゲート配線としての機能も有する。本実施例では膜厚75nmの結晶質珪素膜を形成し、続いて膜厚150nmの $WSi_x$ （ $x=2.0\sim2.8$ ）を成膜した後、不要な部分をエッチングして下部遮光膜503を形成する。なお、本実施例では、下部遮光膜503として単層構造を用いるが、前記絶縁膜を2層以上積層させた構造を用いても良い。

## 【0068】

そして基板501および下部遮光膜503上に酸化珪素膜、窒化珪素膜または酸化窒化珪素膜などの絶縁膜から成る膜厚10～650nm（好ましくは50～600nm）の下地膜504を形成する。本実施例では下地膜504として単層構造を用いるが、前記絶縁膜を2層以上積層させた構造を用いても良い。本実施例では、下地膜504としては、プラズマCVD法を用い、 $SiH_4$ 、 $NH_3$ 、及び $N_2O$ を反応ガスとして成膜される酸化窒化珪素膜504を形成する。膜厚580nmの酸化窒化珪素膜504（組成比Si=32%、O=27%、N=24%、H=17%）を形成する。

## 【0069】

次いで、下地膜504上に半導体膜505を形成する。半導体膜505は、非晶質構造を有する半導体膜を公知の手段（スパッタ法、LPCVD法、またはプラズマCVD法等）により、25～200nm（好ましくは30～100nm）の厚さで形成する。半導体膜の材料に限定はないが、好ましくは珪素または珪素ゲルマニウム（SiGe）合金などで形成すると良い。

## 【0070】

続いて、前記半導体膜を、希ガス元素、窒素およびアンモニアから選ばれた一種または複数種を主成分とする気体をプラズマ化した雰囲気中に曝す。これらの元素のプラズマ化には、プラズマ発生装置（プラズマCVD装置、ドライエッチング装置等）を用いて、30秒～20分（好ましくは3～15分）行なう。さらに、ガスの流量を50～300 sccm、基板の温度を200～500度、RFを100～400Wとして処理するのが望ましい。本実施例では、プラズマCVD装置を用い、Arガスを導入して5分間のプラズマ処理を行なう。

## 【0071】

そして、ニッケルなどの触媒を用いた熱結晶化法を行なって、半導体膜を結晶化する。また、ニッケルなどの触媒を用いた熱結晶化法他に、公知の結晶化処理（レーザ結晶化法、熱結晶化法等）を組み合わせを行なってもよい。本実施例では、酢酸ニッケル溶液（重量換算濃度10ppm、体積5ml）をスピコートにより膜上全面に塗布し、温度500度の窒素雰囲気中に12時間曝す。

## 【0072】

また、レーザ結晶化法も適用する場合には、パルス発振型または連続発光型のエキシマレーザやYAGレーザ、YVO<sub>4</sub>レーザ等を用いることができる。これらのレーザを用いる場合には、レーザ発振器から放射されたレーザビームを光学系で線状に集光し半導体膜に照射する方法を用いると良い。結晶化の条件は実施者が適宜選択するものであるが、エキシマレーザを用いる場合はパルス発振周波数300Hzとし、レーザーエネルギー密度を100～800mJ/cm<sup>2</sup>（代表的には200～700mJ/cm<sup>2</sup>）とする。また、YAGレーザを用いる場合にはその第2高調波を用いパルス発振周波数1～300Hzとし、レーザーエネルギー密度を300～1000mJ/cm<sup>2</sup>（代表的には350～800mJ/cm<sup>2</sup>）とすると良い。そして幅100～1000μm、例えば400μmで線状に集光したレーザビームを基板全面に渡って照射し、この時の線状レーザビームの重ね合わせ率（オーバーラップ率）を50～98%として行ってもよい。

## 【0073】

このようにして、グレインの小さな結晶質半導体膜を形成することができる。

## 【0074】

続いて、活性領域となる半導体層から、結晶化を助長するために用いた金属元素を除去または低減するために、ゲッタリングを行なう。ゲッタリングについては特開平 1 0 - 2 7 0 3 6 3 号公報に開示している方法を適用すればよい。本実施例では、マスクとして、膜厚 5 0 n m の酸化珪素膜を形成し、パターンニングを行なって、所望の形状の酸化珪素膜 5 0 6 a ~ 5 0 6 d を得る。そして、半導体膜に選択的に P (リン) を注入し、加熱処理を行なうことで、半導体層から金属元素を除去または半導体特性に影響しない程度にまで低減することができる。このようにして作製した活性領域を有する T F T はオフ電流値が下がり、結晶性が良いことから高い電界効果移動度を得られ、良好な特性を達成することができる。

## 【 0 0 7 5 】

そして、結晶質半導体膜にエッチングを行なって、半導体層 5 0 7 a ~ 5 1 0 a を形成する。

## 【 0 0 7 6 】

次に、マスク 5 0 6 a ~ 5 0 6 d を除去し、新たに絶縁膜 5 1 1 を形成して半導体膜の結晶性を向上させるために加熱処理を行なって、半導体層の上部を熱酸化させるのが望ましい。本実施例では、L P C V D 装置で 2 0 n m の酸化珪素膜を成膜した後、ファーネスアニール炉で加熱処理を行なう。この処理により、半導体層 5 0 7 a ~ 5 1 0 a の上部は酸化される。そして、酸化珪素膜および半導体層の酸化した部分をエッチングすると、結晶性の向上した半導体層 5 0 7 b ~ 5 1 0 b が得られる。

## 【 0 0 7 7 】

半導体層 5 0 7 b ~ 5 1 0 b を形成した後、T F T のしきい値を制御するために微量な不純物元素（ボロンまたはリン）のドーピングを行なってもよい。

## 【 0 0 7 8 】

次いで、半導体層 5 0 7 b ~ 5 1 0 b を覆う第 1 のゲート絶縁膜 5 1 1 を形成する。第 1 のゲート絶縁膜 5 1 1 はプラズマ C V D 法またはスパッタ法を用い、厚さを 2 0 ~ 1 5 0 n m として珪素を含む絶縁膜で形成する。本実施例では、プラズマ C V D 法により 3 5 n m の厚さで酸化窒化珪素膜（組成比 S i = 3 2 %、

O = 5 9 %、N = 7 %、H = 2 %) で形成した。もちろん、ゲート絶縁膜は酸化窒化珪素膜に限定されるものでなく、他の珪素を含む絶縁膜を用いても良い。

#### 【 0 0 7 9 】

また、酸化珪素膜を用いる場合には、プラズマCVD法でTEOS (Tetraethyl Orthosilicate) とO<sub>2</sub>とを混合し、反応圧力40Pa、基板温度300～400℃とし、高周波(13.56MHz)電力密度0.5～0.8W/cm<sup>2</sup>で放電させて形成することができる。このようにして作製される酸化珪素膜は、その後400～500℃の熱アニールによりゲート絶縁膜として良好な特性を得ることができる。

#### 【 0 0 8 0 】

そして、前記ゲート絶縁膜を部分的にエッチングして、保持容量の電極の一方となる半導体層510aを露出させ、該半導体層510aに不純物元素を導入する。このとき、他の領域にはレジスト513が形成されており、不純物元素は導入されない。本実施例では、不純物元素としてP(リン)を用い、加速電圧10keV、ドーズ量 $5 \times 10^{14}/\text{cm}^2$ としてドーピング処理を行なう。

#### 【 0 0 8 1 】

続いて、第2のゲート絶縁膜512を形成する。第2のゲート絶縁膜512は、プラズマCVD法またはスパッタ法を用い、厚さを20～150nmとして珪素を含む絶縁膜で形成する。本実施例では、プラズマCVD法により50nmの厚さで酸化窒化珪素膜(組成比Si = 32%、O = 59%、N = 7%、H = 2%)で形成した。もちろん、ゲート絶縁膜は酸化窒化珪素膜に限定されるものでなく、他の珪素を含む絶縁膜を用いても良い。

#### 【 0 0 8 2 】

そして、下部遮光膜と接続するコンタクトを形成した後、膜厚20～100nmの第1の導電膜408と、膜厚100～400nmの第2の導電膜409とを積層形成する。本実施例では、膜厚30nmのTa<sub>2</sub>N膜からなる第1の導電膜408と、膜厚370nmのW膜からなる第2の導電膜409を積層形成した。Ta<sub>2</sub>N膜はスパッタ法で形成し、Taのターゲットを用い、窒素を含む雰囲気内でスパッタした。また、W膜は、Wのターゲットを用いたスパッタ法で形成した。

その他に6フッ化タングステン ( $WF_6$ ) を用いる熱CVD法で形成することもできる。いずれにしてもゲート電極として使用するためには低抵抗化を図る必要があり、W膜の抵抗率は  $20 \mu\Omega \text{ cm}$  以下にすることが望ましい。W膜は結晶粒を大きくすることで低抵抗率化を図ることができるが、W膜中に酸素などの不純物元素が多い場合には結晶化が阻害され高抵抗化する。従って、本実施例では、高純度のW (純度99.9999%) のターゲットを用いたスパッタ法で、さらに成膜時に気相中からの不純物の混入がないように十分配慮してW膜を形成することにより、抵抗率  $9 \sim 20 \mu\Omega \text{ cm}$  を実現することができた。

## 【0083】

なお、本実施例では、第1の導電膜408をTa<sub>2</sub>N<sub>5</sub>、第2の導電膜409をWとしたが、特に限定されず、いずれもTa、W、Ti、Mo、Al、Cu、Cr、Ndから選ばれた元素、または前記元素を主成分とする合金材料若しくは化合物材料で形成してもよい。また、リン等の不純物元素をドーピングした結晶質珪素膜に代表される半導体膜を用いてもよい。また、AgPdCu合金を用いてもよい。また、第1の導電膜をタンタル (Ta) 膜で形成し、第2の導電膜をW膜とする組み合わせ、第1の導電膜を窒化チタン (TiN) 膜で形成し、第2の導電膜をW膜とする組み合わせ、第1の導電膜を窒化タンタル (Ta<sub>2</sub>N<sub>5</sub>) 膜で形成し、第2の導電膜をAl膜とする組み合わせ、第1の導電膜を窒化タンタル (Ta<sub>2</sub>N<sub>5</sub>) 膜で形成し、第2の導電膜をCu膜とする組み合わせとしてもよい。

## 【0084】

次に、フォトリソグラフィ法を用いてレジストからなるマスク (図示せず) を形成し、電極及び配線を形成するためのエッチング処理を行なう。本実施例ではエッチング条件として、ICP (Inductively Coupled Plasma: 誘導結合型プラズマ) エッチング法を用い、エッチング用ガスに  $CF_4$  と  $Cl_2$  と  $O_2$  とを用い、それぞれのガス流量比を  $25/25/10$  (sccm) とし、1Paの圧力でコイル型の電極に500WのRF (13.56MHz) 電力を投入してプラズマを生成してエッチングを行った。ここでは、松下電器産業 (株) 製のICPを用いたドライエッチング装置 (Model E645-□ICP) を用いた。基板側 (試料ステージ) にも150WのRF (13.56MHz) 電力を投入し、実質的に負の自己バイアス電



圧を印加する。

【0085】

そして、第3のドーピング処理を行い、半導体層にn型を付与する不純物元素を導入する。(図7(A))ドーピング処理はイオンドープ法、若しくはイオン注入法で行なえば良い。イオンドープ法の条件は $1 \times 10^{13} \sim 5 \times 10^{14} / \text{cm}^2$ とし、加速電圧を30～80 keVとして行なう。本実施例ではドーズ量を $1.5 \times 10^{13} / \text{cm}^2$ とし、加速電圧を60 keVとして行なう。n型を付与する不純物元素として15族に属する元素、典型的にはリン(P)または砒素(As)を用いるが、ここではリン(P)を用いる。この場合、導電層517～521がn型を付与する不純物元素に対するマスクとなり、自己整合的に低濃度不純物領域523～524が形成される。低濃度不純物領域523～524には $1 \times 10^{18} \sim 1 \times 10^{20} / \text{cm}^3$ の濃度範囲でn型を付与する不純物元素を添加する。ここで、pチャネル型TFETを形成する半導体層にはレジストによるマスク522が形成されており、n型を付与する不純物元素は導入されない。

【0086】

次いで、レジストからなるマスクを除去し、新たにマスクを形成して、図7(B)に示すように、第4のドーピング処理を行なう。イオンドープ法の条件はドーズ量を $1 \times 10^{13} \sim 1 \times 10^{15} / \text{cm}^2$ とし、加速電圧を30～120 keVとして行なう。このとき、pチャネル型TFETを形成する半導体層にn型を付与する不純物元素を導入しないためにマスク525bを形成し、また、nチャネル型TFETを形成するための半導体層に選択的に高濃度不純物領域を形成するためにマスク525a、525cを形成する。本実施例ではドーズ量を $2 \times 10^{15} / \text{cm}^2$ とし、加速電圧を50 keVとして行なった。こうして、高濃度不純物領域526、529が形成される。

【0087】

次いで、レジストからなるマスクを除去した後、新たにレジストからなるマスク532aおよび532bを形成して、図7(C)に示すように、第5のドーピング処理を行なう。この第5のドーピング処理により、pチャネル型TFETの活性層となる半導体層に前記一導電型とは逆の導電型を付与する不純物元素が添加

された不純物領域 5 3 3 を形成する。第 2 の導電層 5 1 8 を不純物元素に対するマスクとして用い、p 型を付与する不純物元素を添加して自己整合的に不純物領域を形成する。本実施例では、不純物領域 5 3 3 はジボラン ( $B_2H_6$ ) を用いたイオンドープ法で形成する。イオンドープ法の条件はドーズ量を  $1 \times 10^{13} \sim 1 \times 10^{14}/cm^2$  とし、加速電圧を 30 ~ 120 keV として行なう。この第 3 のドーピング処理の際には、n チャネル型 TFT を形成する半導体層はレジストからなるマスク 5 3 2 a および 5 3 2 b で覆われている。

## 【0088】

次いで、レジストからなるマスクを除去し、新たにマスクを形成して、図 8 (A) に示すように、第 6 のドーピング処理を行なう。イオンドープ法の条件はドーズ量を  $1 \times 10^{13} \sim 1 \times 10^{15}/cm^2$  とし、加速電圧を 20 ~ 120 keV として行なう。このとき、n チャネル型 TFT を形成する半導体層に p 型を付与する不純物元素を導入しないためにマスク 5 3 4 a、5 3 4 c を形成し、また、p チャネル型 TFT を形成するための半導体層に選択的に高濃度不純物領域を形成するためにマスク 5 3 4 b を形成する。本実施例ではドーズ量を  $1 \times 10^{15}/cm^2$  とし、加速電圧を 40 keV として行なう。こうして、高濃度不純物領域 5 3 5 が形成される。

## 【0089】

以上までの工程で、それぞれの半導体層に高濃度不純物領域および低濃度不純物領域が形成される。

## 【0090】

次いで、レジストからなるマスク 5 3 4 を除去して第 1 の層間絶縁膜 5 3 8 を形成する。この第 1 の層間絶縁膜 5 3 8 としては、プラズマ CVD 法またはスパッタ法を用い、厚さを 100 ~ 200 nm として珪素を含む絶縁膜で形成する。本実施例では、プラズマ CVD 法により膜厚 150 nm の酸化窒化珪素膜を形成した。もちろん、第 1 の層間絶縁膜 5 3 8 は酸化窒化珪素膜に限定されるものでなく、他の珪素を含む絶縁膜を単層または積層構造として用いても良い。

## 【0091】

次いで、図 8 (B) に示すように、加熱処理を行なって、半導体層の結晶性の

回復、それぞれの半導体層に添加された不純物元素の活性化を行なう。この加熱処理はファーネスアニール炉を用いる熱アニール法で行なう。熱アニール法としては、酸素濃度が1 p p m以下、好ましくは0. 1 p p m以下の窒素雰囲気中で400～1000℃、代表的には500～550℃で行えばよいが、本実施例では950℃、30分の熱処理で活性化処理を行った。なお、熱アニール法の他に、YAGレーザ等によるレーザアニール法、またはラピッドサーマルアニール法(RTA法)を適用することができる。

## 【0092】

また、第1の層間絶縁膜を形成する前に加熱処理を行なっても良い。ただし、用いた配線材料が熱に弱い場合には、本実施例のように配線等を保護するため層間絶縁膜(珪素を主成分とする絶縁膜、例えば窒化珪素膜)を形成した後で加熱処理を行なうことが好ましい。

## 【0093】

そして、加熱処理(300～550℃で1～12時間の熱処理)を行なうと水素化を行なうことができる。この工程は第1の層間絶縁膜461に含まれる水素により半導体層のダングリングボンドを終端する工程である。もちろん、第1の層間絶縁膜の存在に関係なく半導体層を水素化することもできる。水素化の他の手段として、プラズマ水素化(プラズマにより励起された水素を用いる)や、3～100%の水素を含む雰囲気中で300～450℃で1～12時間の加熱処理を行っても良い。

## 【0094】

次いで、第1の層間絶縁膜538上に無機絶縁膜材料または有機絶縁物材料から成る第2の層間絶縁膜539を形成する。本実施例では、膜厚1 μ mの窒化酸化珪素膜を形成する。

## 【0095】

そして、駆動回路555において、各不純物領域とそれぞれ電氣的に接続する配線540～542を形成する。また、画素部556においては、ソース配線543、545、ドレイン電極544を形成する。なお、これらの配線は、膜厚50 nmのTi膜と、膜厚500 nmの合金膜(AlとTiとの合金膜)との積層

膜をパターニングして形成する。もちろん、二層構造に限らず、単層構造でもよいし、三層以上の積層構造にしてもよい。また、配線の材料としては、AlとTiに限らない。例えば、Ta<sub>2</sub>N膜上にAlやCuを形成し、さらにTi膜を形成した積層膜をパターニングして配線を形成してもよい。

## 【0096】

図9にここまで作製された状態の上面図を示す。なお、図5～図8に対応する部分には同じ符号を用いている。図8(C)中の鎖線A-A'は図9中の鎖線A-A'で切断した断面図に対応している。また、図8(C)中の鎖線B-B'は図9中の鎖線B-B'で切断した断面図に対応している。

## 【0097】

次いで、第2の層間絶縁膜539上に無機絶縁膜材料または有機絶縁物材料から成る第3の層間絶縁膜560を形成する。本実施例では、膜厚1.8 $\mu$ mの窒化酸化珪素膜を形成する。

## 【0098】

第3の層間絶縁膜539上にAl、Ti、W、Cr、または黒色樹脂等の高い遮光性を持つ膜を所望の形状にパターニングして遮光膜561、562を形成する。この遮光膜561、562は画素の開口部以外を遮光するように網目状に配置する。さらに、この遮光膜117を覆うように第4の層間絶縁膜563を無機絶縁材料により形成する。

## 【0099】

そして、接続配線544に通じるコンタクトホールを形成し、ITO等の透明導電膜を100nm厚形成し、所望の形状にパターニングすることで画素電極564、565を形成する。

## 【0100】

以上の様にして、nチャネル型TFT501とpチャネル型TFT502からなるCMOS回路、及びnチャネル型TFT503を有する駆動回路506と、画素TFT504、保持容量505とを有する画素部507を同一基板上に形成することができる。こうして、アクティブマトリクス基板が完成する。

## 【0101】

なお、本実施例は実施例 1 乃至 4 のいずれか一と自由に組み合わせることが可能である。

## 【 0 1 0 2 】

## 〔実施例 6〕

本実施例では、実施例 5 で作製したアクティブマトリクス基板から、反射型液晶表示装置を作製する工程を以下に説明する。説明には図 1 1 を用いる。

## 【 0 1 0 3 】

まず、実施例 5 に従い、図 1 0 (B) の状態のアクティブマトリクス基板を得た後、図 7 のアクティブマトリクス基板上、少なくとも画素電極 5 6 4、5 6 5 上に配向膜 5 6 7 を形成しラビング処理を行なう。なお、本実施例では配向膜 5 6 7 を形成する前に、アクリル樹脂膜等の有機樹脂膜をパターニングすることによって基板間隔を保持するための柱状のスペーサ 5 7 2 を所望の位置に形成した。また、柱状のスペーサに代えて、球状のスペーサを基板全面に散布してもよい。

## 【 0 1 0 4 】

次いで、対向基板 5 6 9 を用意する。次いで、対向基板 5 6 9 上に着色層 5 7 0、平坦化膜 5 7 3 を形成する。

## 【 0 1 0 5 】

次いで、平坦化膜 5 7 3 上に透明導電膜からなる対向電極 5 7 6 を少なくとも画素部に形成し、対向基板の全面に配向膜 5 7 4 を形成し、ラビング処理を施した。

## 【 0 1 0 6 】

そして、画素部と駆動回路が形成されたアクティブマトリクス基板と対向基板とをシール材 5 6 8 で貼り合わせる。シール材 5 6 8 にはフィラーが混入されていて、このフィラーと柱状スペーサによって均一な間隔を持って 2 枚の基板が貼り合わせられる。その後、両基板の間に液晶材料 5 7 5 を注入し、封止剤（図示せず）によって完全に封止する。液晶材料 5 7 5 には公知の液晶材料を用いれば良い。このようにして図 1 1 に示す反射型液晶表示装置が完成する。そして、必要があれば、アクティブマトリクス基板または対向基板を所望の形状に分断する

。さらに、対向基板のみに偏光板（図示しない）を貼りつけた。そして、公知の技術を用いて F P C を貼りつけた。

## 【 0 1 0 7 】

以上のようにして作製される液晶表示パネルは各種電子機器の表示部として用いることができる。

## 【 0 1 0 8 】

なお、本実施例は実施例 1 乃至 5 のいずれか一と自由に組み合わせることが可能である。

## 【 0 1 0 9 】

## 〔実施例 7〕

本実施例では、本発明を用いて発光装置を作製した例について説明する。本明細書において、発光装置とは、基板上に形成された発光素子を該基板とカバー材の間に封入した表示用パネルおよび該表示用パネルに I C を実装した表示用モジュールを総称したものである。なお、発光素子は、電場を加えることで発生するルミネッセンス (Electro Luminescence) が得られる有機化合物を含む層（発光層）と陽極層と、陰極層とを有する。また、有機化合物におけるルミネッセンスには、一重項励起状態から基底状態に戻る際の発光（蛍光）と三重項励起状態から基底状態に戻る際の発光（リン光）があり、これらのうちどちらか、あるいは両方の発光を含む。

## 【 0 1 1 0 】

図 1 2 は本実施例の発光装置の断面図である。図 1 2 において、基板上に設けられたスイッチング T F T 6 0 3 は図 8 ( C ) の n チャネル型 T F T 5 5 1 を用いて形成される。したがって、構造の説明は n チャネル型 T F T 5 5 1 の説明を参照すれば良い。

## 【 0 1 1 1 】

なお、本実施例ではチャネル形成領域が二つ形成されるダブルゲート構造としているが、チャネル形成領域が一つ形成されるシングルゲート構造もしくは三つ形成されるトリプルゲート構造であっても良い。

## 【 0 1 1 2 】

基板 7 0 0 上に設けられた駆動回路は図 1 2 の CMOS 回路を用いて形成される。従って、構造の説明は n チャネル型 TFT 5 5 1 と p チャネル型 TFT 5 5 2 の説明を参照すれば良い。なお、本実施例ではシングルゲート構造としているが、ダブルゲート構造もしくはトリプルゲート構造であっても良い。

## 【 0 1 1 3 】

また、配線 7 0 1、7 0 3 は CMOS 回路のソース配線、7 0 2 はドレイン配線として機能する。また、配線 7 0 4 はソース配線 7 0 8 とスイッチング TFT のソース領域とを電氣的に接続する配線として機能し、配線 7 0 5 はドレイン配線 7 0 9 とスイッチング TFT のドレイン領域とを電氣的に接続する配線として機能する。

## 【 0 1 1 4 】

なお、電流制御 TFT 6 0 4 は図 8 (C) の p チャネル型 TFT 5 5 2 を用いて形成される。従って、構造の説明は p チャネル型 TFT 5 0 2 の説明を参照すれば良い。なお、本実施例ではシングルゲート構造としているが、ダブルゲート構造もしくはトリプルゲート構造であっても良い。

## 【 0 1 1 5 】

また、配線 7 0 6 は電流制御 TFT のソース配線（電流供給線に相当する）であり、7 0 7 は電流制御 TFT の画素電極 7 1 0 上に重ねることで画素電極 7 1 0 と電氣的に接続する電極である。

## 【 0 1 1 6 】

なお、7 1 0 は、透明導電膜からなる画素電極（発光素子の陽極）である。透明導電膜としては、酸化インジウムと酸化スズとの化合物、酸化インジウムと酸化亜鉛との化合物、酸化亜鉛、酸化スズまたは酸化インジウムを用いることができる。また、前記透明導電膜にガリウムを添加したものを用いても良い。画素電極 7 1 0 は、上記配線を形成する前に平坦な層間絶縁膜 7 1 1 上に形成する。本実施例においては、樹脂からなる平坦化膜 7 1 1 を用いて TFT による段差を平坦化することは非常に重要である。後に形成される発光層は非常に薄いため、段差が存在することによって発光不良を起こす場合がある。従って、発光層をできるだけ平坦面に形成しうるように画素電極を形成する前に平坦化しておくことが

望ましい。

#### 【0117】

配線 7 0 1 ~ 7 0 7 を形成後、図 1 2 に示すようにバンク 7 1 2 を形成する。バンク 7 1 2 は 1 0 0 ~ 4 0 0 nm の珪素を含む絶縁膜もしくは有機樹脂膜をパターンニングして形成すれば良い。

#### 【0118】

なお、バンク 7 1 2 は絶縁膜であるため、成膜時における素子の静電破壊には注意が必要である。本実施例ではバンク 7 1 2 の材料となる絶縁膜中にカーボン粒子や金属粒子を添加して抵抗率を下げ、静電気の発生を抑制する。この際、抵抗率は  $1 \times 10^6 \sim 1 \times 10^{12} \Omega \text{ m}$  (好ましくは  $1 \times 10^8 \sim 1 \times 10^{10} \Omega \text{ m}$ ) となるようにカーボン粒子や金属粒子の添加量を調節すれば良い。

#### 【0119】

画素電極 7 1 0 の上には発光層 7 1 3 が形成される。なお、図 1 2 では一画素しか図示していないが、本実施例では R (赤)、G (緑)、B (青) の各色に対応した発光層を作り分けている。また、本実施例では蒸着法により低分子系有機発光材料を形成している。具体的には、正孔注入層として 2 0 nm 厚の銅フタロシアニン ( $\text{CuPc}$ ) 膜を設け、その上に発光層として 7 0 nm 厚のトリスー 8 - キノリノラトアルミニウム錯体 ( $\text{Alq}_3$ ) 膜を設けた積層構造としている。 $\text{Alq}_3$  にキナクリドン、ペリレンもしくは DCM 1 といった蛍光色素を添加することで発光色を制御することができる。

#### 【0120】

但し、以上の例は発光層として用いることのできる有機発光材料の一例であって、これに限定する必要はまったくない。発光層、電荷輸送層または電荷注入層を自由に組み合わせて発光層 (発光及びそのためのキャリアの移動を行わせるための層) を形成すれば良い。例えば、本実施例では低分子系有機発光材料を発光層として用いる例を示したが、高分子系有機発光材料を用いても良い。また、電荷輸送層や電荷注入層として炭化珪素等の無機材料を用いることも可能である。これらの有機発光材料や無機材料は公知の材料を用いることができる。

#### 【0121】



次に、発光層 7 1 3 の上には導電膜からなる陰極 7 1 4 が設けられる。本実施例の場合、導電膜としてアルミニウムとリチウムとの合金膜を用いる。勿論、公知の M g A g 膜（マグネシウムと銀との合金膜）を用いても良い。陰極材料としては、周期表の 1 族もしくは 2 族に属する元素からなる導電膜もしくはそれらの元素を添加した導電膜を用いれば良い。

## 【 0 1 2 2 】

この陰極 7 1 4 まで形成された時点で発光素子 7 1 5 が完成する。なお、ここでいう発光素子 7 1 5 は、画素電極（陽極） 7 1 0、発光層 7 1 3 及び陰極 7 1 4 で形成されたダイオードを指す。

## 【 0 1 2 3 】

発光素子 7 1 5 を完全に覆うようにしてパッシベーション膜 7 1 6 を設けることは有効である。パッシベーション膜 7 1 6 としては、炭素膜、窒化珪素膜もしくは窒化酸化珪素膜を含む絶縁膜からなり、該絶縁膜を単層もしくは組み合わせた積層で用いる。

## 【 0 1 2 4 】

この際、カバレッジの良い膜をパッシベーション膜として用いることが好ましく、炭素膜、特に D L C（ダイヤモンドライクカーボン）膜を用いることは有効である。D L C 膜は室温から 1 0 0 ℃以下の温度範囲で成膜可能であるため、耐熱性の低い発光層 7 1 3 の上方にも容易に成膜することができる。また、D L C 膜は酸素に対するブロッキング効果が高く、発光層 7 1 3 の酸化を抑制することが可能である。そのため、この後に続く封止工程を行う間に発光層 7 1 3 が酸化するといった問題を防止できる。

## 【 0 1 2 5 】

さらに、パッシベーション膜 7 1 6 上に封止材 7 1 7 を設け、カバー材 7 1 8 を貼り合わせる。封止材 7 1 7 としては紫外線硬化樹脂を用いれば良く、内部に吸湿効果を有する物質もしくは酸化防止効果を有する物質を設けることは有効である。また、本実施例においてカバー材 7 1 8 はガラス基板や石英基板やプラスチック基板（プラスチックフィルムも含む）の両面に炭素膜（好ましくはダイヤモンドライクカーボン膜）を形成したものをを用いる。

## 【 0 1 2 6 】

こうして図 1 2 に示すような構造の発光装置が完成する。なお、バンク 7 1 2 を形成した後、パッシベーション膜 7 1 6 を形成するまでの工程をマルチチャンパー方式（またはインライン方式）の成膜装置を用いて、大気解放せずに連続的に処理することは有効である。また、さらに発展させてカバー材 7 1 8 を貼り合わせる工程までを大気解放せずに連続的に処理することも可能である。

## 【 0 1 2 7 】

こうして、基板に n チャンネル型 T F T 6 0 1、6 0 2、スイッチング T F T（n チャンネル型 T F T）6 0 3 および電流制御 T F T（n チャンネル型 T F T）6 0 4 が形成される。ここまでの製造工程で必要としたマスク数は、一般的なアクティブマトリクス型発光装置よりも少ない。

## 【 0 1 2 8 】

即ち、T F T の製造工程が大幅に簡略化されており、歩留まりの向上および製造コストの低減が実現できる。

## 【 0 1 2 9 】

さらに、図 1 2 を用いて説明したように、ゲート電極に絶縁膜を介して重なる不純物領域を設けることによりホットキャリア効果に起因する劣化に強い n チャンネル型 T F T を形成することができる。そのため、信頼性の高い発光装置を実現できる。

## 【 0 1 3 0 】

また、本実施例では画素部と駆動回路の構成のみ示しているが、本実施例の製造工程に従えば、その他にも信号分割回路、D / A コンバータ、オペアンプ、 $\gamma$  補正回路などの論理回路を同一の絶縁体上に形成可能であり、さらにはメモリやマイクロプロセッサをも形成しうる。

## 【 0 1 3 1 】

さらに、発光素子を保護するための封止（または封入）工程まで行った後の本実施例の発光装置について図 1 3 を用いて説明する。なお、必要に応じて図 1 2 で用いた符号を引用する。

## 【 0 1 3 2 】

図 1 3 (A) は、発光素子の封止までを行った状態を示す上面図、図 1 3 (B) は図 1 3 (A) を C - C' で切断した断面図である。点線で示された 8 0 1 はソース側駆動回路、8 0 6 は画素部、8 0 7 はゲート側駆動回路である。また、9 0 1 はカバー材、9 0 2 は第 1 シール材、9 0 3 は第 2 シール材であり、第 1 シール材 9 0 2 で囲まれた内側には封止材 9 0 7 が設けられる。

#### 【 0 1 3 3 】

なお、9 0 4 はソース側駆動回路 8 0 1 及びゲート側駆動回路 8 0 7 に入力される信号を伝送するための配線であり、外部入力端子となる F P C (フレキシブルプリントサーキット) 9 0 5 からビデオ信号やクロック信号を受け取る。なお、ここでは F P C しか図示されていないが、この F P C にはプリント配線基盤 (PWB) が取り付けられていても良い。本明細書における発光装置には、発光装置本体だけでなく、それに F P C もしくは PWB が取り付けられた状態をも含むものとする。

#### 【 0 1 3 4 】

次に、断面構造について図 1 3 (B) を用いて説明する。基板 7 0 0 の上方には画素部 8 0 6、ゲート側駆動回路 8 0 7 が形成されており、画素部 8 0 6 は電流制御 T F T 6 0 4 とそのドレインに電氣的に接続された画素電極 7 1 0 を含む複数の画素により形成される。また、ゲート側駆動回路 8 0 7 は n チャネル型 T F T 6 0 1 と p チャネル型 T F T 6 0 2 とを組み合わせた C M O S 回路 (図 1 4 参照) を用いて形成される。

#### 【 0 1 3 5 】

画素電極 7 1 0 は発光素子の陽極として機能する。また、画素電極 7 1 0 の両端にはバンク 7 1 2 が形成され、画素電極 7 1 0 上には発光層 7 1 3 および発光素子の陰極 7 1 4 が形成される。

#### 【 0 1 3 6 】

陰極 7 1 4 は全画素に共通の配線としても機能し、接続配線 9 0 4 を経由して F P C 9 0 5 に電氣的に接続されている。さらに、画素部 8 0 6 及びゲート側駆動回路 8 0 7 に含まれる素子は全て陰極 7 1 4 およびパッシベーション膜 5 6 7 で覆われている。

【0137】

また、第1シール材902によりカバー材901が貼り合わされている。なお、カバー材901と発光素子との間隔を確保するために樹脂膜からなるスペーサを設けても良い。そして、第1シール材902の内側には封止材907が充填されている。なお、第1シール材902、封止材907としてはエポキシ系樹脂を用いるのが好ましい。また、第1シール材902はできるだけ水分や酸素を透過しない材料であることが望ましい。さらに、封止材907の内部に吸湿効果をもつ物質や酸化防止効果をもつ物質を含有させても良い。

【0138】

発光素子を覆うようにして設けられた封止材907はカバー材901を接着するための接着剤としても機能する。また、本実施例ではカバー材901を構成するプラスチック基板901aの材料としてFRP (Fiberglass-Reinforced Plastics)、PVF (ポリビニルフロライド)、マイラー、ポリエステルまたはアクリルを用いることができる。

【0139】

また、封止材907を用いてカバー材901を接着した後、封止材907の側面(露呈面)を覆うように第2シール材903を設ける。第2シール材903は第1シール材902と同じ材料を用いることができる。

【0140】

以上のような構造で発光素子を封止材907に封入することにより、発光素子を外部から完全に遮断することができ、外部から水分や酸素等の発光層の酸化による劣化を促す物質が侵入することを防ぐことができる。従って、信頼性の高い発光装置が得られる。

【0141】

なお、本実施例は実施例1乃至5のいずれか一と自由に組み合わせることが可能である。

【0142】

[実施例8]

本発明を適用して、様々な電気光学装置(アクティブマトリクス型液晶表示装

置、アクティブマトリクス型発光装置、アクティブマトリクス型EC表示装置)を作製することができる。即ち、それら電気光学装置を表示部に組み込んだ電子機器全てに本発明を実施できる。

## 【0143】

その様な電子機器としては、ビデオカメラ、デジタルカメラ、プロジェクター、ヘッドマウントディスプレイ(ゴーグル型ディスプレイ)、カーナビゲーション、カーステレオ、パーソナルコンピュータ、携帯情報端末(モバイルコンピュータ、携帯電話または電子書籍等)などが挙げられる。それらの一例を図14、図15及び図16に示す。

## 【0144】

図14(A)はパーソナルコンピュータであり、本体2001、画像入力部2002、表示部2003、キーボード2004等を含む。本発明を表示部2003に適用することができる。

## 【0145】

図14(B)はビデオカメラであり、本体2101、表示部2102、音声入力部2103、操作スイッチ2104、バッテリー2105、受像部2106等を含む。本発明を表示部2102に適用することができる。

## 【0146】

図14(C)はモバイルコンピュータ(モービルコンピュータ)であり、本体2201、カメラ部2202、受像部2203、操作スイッチ2204、表示部2205等を含む。本発明は表示部2205に適用できる。

## 【0147】

図14(D)はゴーグル型ディスプレイであり、本体2301、表示部2302、アーム部2303等を含む。本発明は表示部2302に適用することができる。

## 【0148】

図14(E)はプログラムを記録した記録媒体(以下、記録媒体と呼ぶ)を用いるプレイヤーであり、本体2401、表示部2402、スピーカ部2403、記録媒体2404、操作スイッチ2405等を含む。なお、このプレイヤーは記

録媒体としてDVD (Digital Versatile Disc)、CD等を用い、音楽鑑賞や映画鑑賞やゲームやインターネットを行なうことができる。本発明は表示部2402に適用することができる。

【0149】

図14 (F) はデジタルカメラであり、本体2501、表示部2502、接眼部2503、操作スイッチ2504、受像部 (図示しない) 等を含む。本発明を表示部2502に適用することができる。

【0150】

図15 (A) はフロント型プロジェクターであり、投射装置2601、スクリーン2602等を含む。本発明は投射装置2601の一部を構成する液晶表示装置2808やその他の駆動回路に適用することができる。

【0151】

図15 (B) はリア型プロジェクターであり、本体2701、投射装置2702、ミラー2703、スクリーン2704等を含む。本発明は投射装置2702の一部を構成する液晶表示装置2808やその他の駆動回路に適用することができる。

【0152】

なお、図15 (C) は、図15 (A) 及び図15 (B) 中における投射装置2601、2702の構造の一例を示した図である。投射装置2601、2702は、光源光学系2801、ミラー2802、2804~2806、ダイクロイックミラー2803、プリズム2807、液晶表示装置2808、位相差板2809、投射光学系2810で構成される。投射光学系2810は、投射レンズを含む光学系で構成される。本実施例は三板式の例を示したが、特に限定されず、例えば単板式であってもよい。また、図15 (C) 中において矢印で示した光路に実施者が適宜、光学レンズや、偏光機能を有するフィルムや、位相差を調節するためのフィルム、IRフィルム等の光学系を設けてもよい。

【0153】

また、図15 (D) は、図15 (C) 中における光源光学系2801の構造の一例を示した図である。本実施例では、光源光学系2801は、リフレクター2

811、光源2812、レンズアレイ2813、2814、偏光変換素子2815、集光レンズ2816で構成される。なお、図15(D)に示した光源光学系は一例であって特に限定されない。例えば、光源光学系に実施者が適宜、光学レンズや、偏光機能を有するフィルムや、位相差を調節するフィルム、IRフィルム等の光学系を設けてもよい。

【0154】

ただし、図15に示したプロジェクターにおいては、透過型の電気光学装置を用いた場合を示しており、反射型の電気光学装置及び発光装置での適用例は図示していない。

【0155】

図16(A)は携帯電話であり、本体2901、音声出力部2902、音声入力部2903、表示部2904、操作スイッチ2905、アンテナ2906等を含む。本発明を表示部2904に適用することができる。

【0156】

図16(B)は携帯書籍(電子書籍)であり、本体3001、表示部3002、3003、記憶媒体3004、操作スイッチ3005、アンテナ3006等を含む。本発明は表示部3002、3003に適用することができる。

【0157】

図16(C)はディスプレイであり、本体3101、支持台3102、表示部3103等を含む。本発明は表示部3103に適用することができる。本発明のディスプレイは特に大画面化した場合において有利であり、対角10インチ以上(特に30インチ以上)のディスプレイには有利である。

【0158】

以上の様に、本発明の適用範囲は極めて広く、さまざまな分野の電子機器に適用することが可能である。また、本実施例の電子機器は実施例1~7のどのような組み合わせからなる構成を用いても実現することができる。

【0159】

【発明の効果】

本発明の構成を採用することにより、以下に示すような基本的有意性を得ること

が出来る。

- (a) 従来のTFTの作製プロセスに適合した、簡単な方法である。
- (b) 結晶化に要する時間を短縮することができる。
- (c) 結晶核の生成密度を増加させ、グレインを小さくすることができる。
- (d) 以上の利点を満たした上で、良好な結晶性を有する結晶質半導体膜を形成することができ、その結晶質半導体膜を用いれば、電気的特性の優れたTFTを作製できる。また、各種半導体装置の表示部として用いれば、表示むらを抑えることも可能とする。

【図面の簡単な説明】

- 【図1】 本発明が開示する構成の一例を示す図。
- 【図2】 本発明の有効性を確認するためのX線反射率の測定結果を示す図。
- 【図3】 本発明が開示する構成の一例を示す図。
- 【図4】 本発明が開示する構成の一例を示す図。
- 【図5】 画素TFT、駆動回路のTFTの作製工程を示す断面図。
- 【図6】 画素TFT、駆動回路のTFTの作製工程を示す断面図。
- 【図7】 画素TFT、駆動回路のTFTの作製工程を示す断面図。
- 【図8】 画素TFT、駆動回路のTFTの作製工程を示す断面図。
- 【図9】 画素TFTの構成を示す上面図。
- 【図10】 画素TFT、駆動回路のTFTの作製工程を示す断面図。
- 【図11】 アクティブマトリクス型液晶表示装置の作製工程を示す断面図。
- 【図12】 発光装置の駆動回路及び画素部の断面構造図。
- 【図13】 (A) 発光装置の上面図。  
(B) 発光装置の駆動回路及び画素部の断面構造図。
- 【図14】 半導体装置の例を示す図。
- 【図15】 半導体装置の例を示す図。
- 【図16】 半導体装置の例を示す図。
- 【図17】 本発明の有効性を確認するための光学顕微鏡による表面観察結果を示す図。
- 【図18】 本発明の有効性を確認するための光学顕微鏡による表面観察結果を

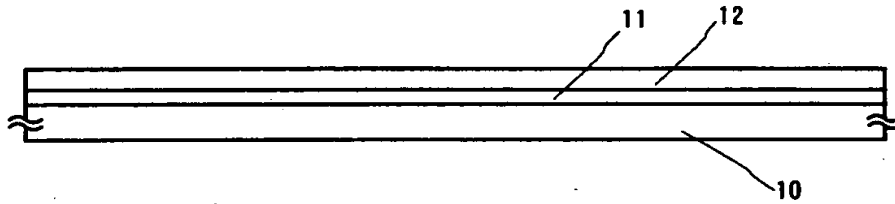


示す模式図。

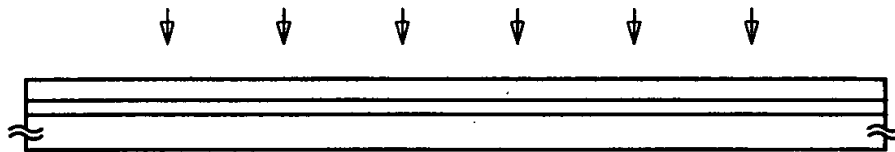
【書類名】 図面

【図 1】

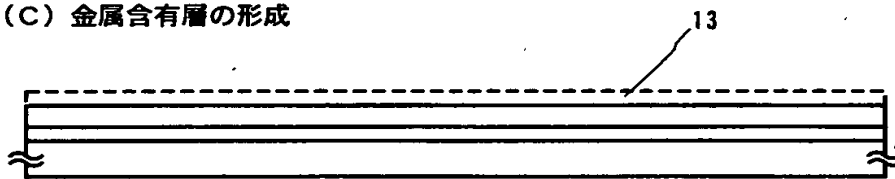
(A) 下地絶縁膜の形成／半導体膜の形成



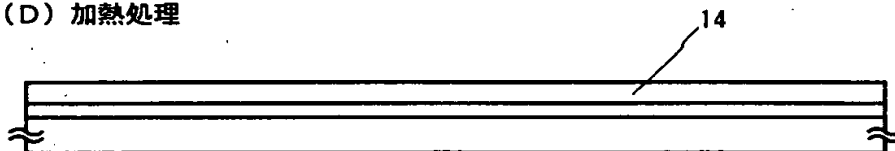
(B) プラズマ処理



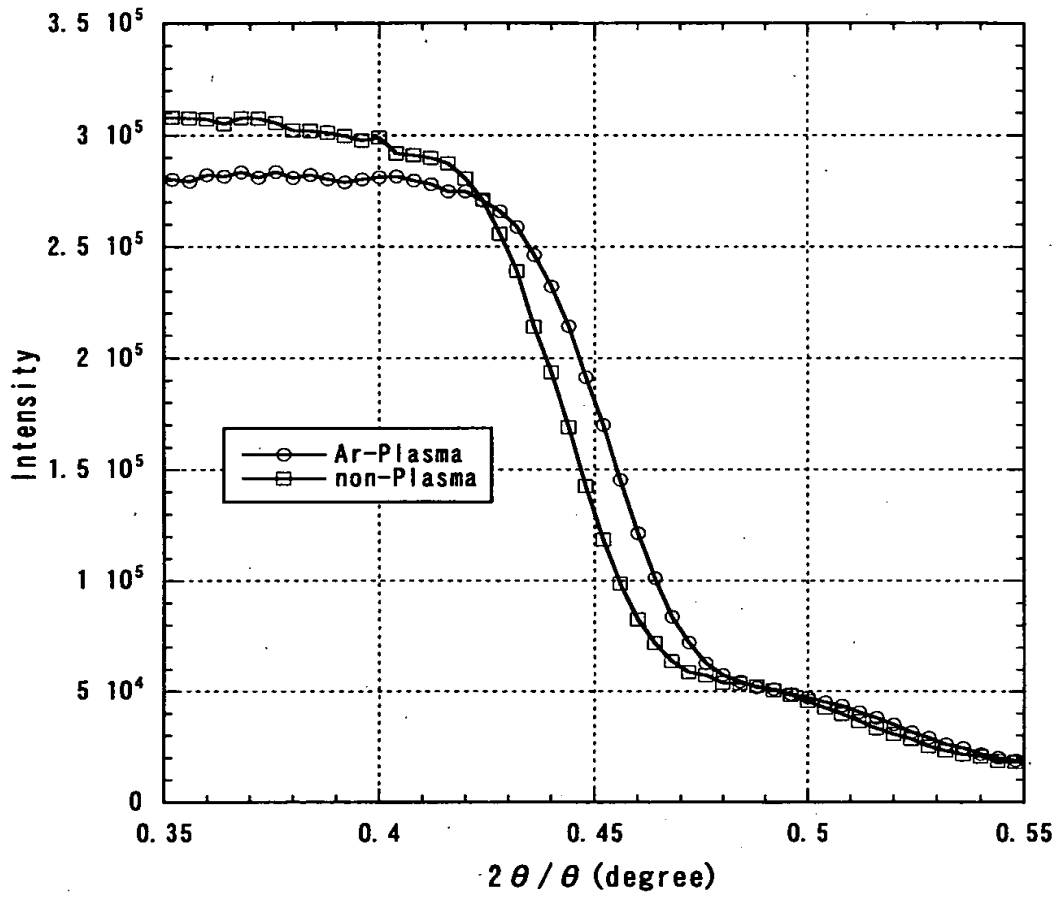
(C) 金属含有層の形成



(D) 加熱処理

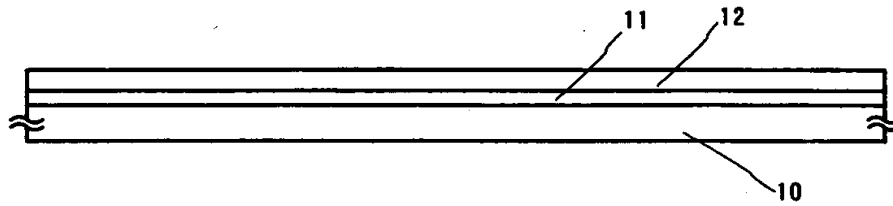


【図 2】

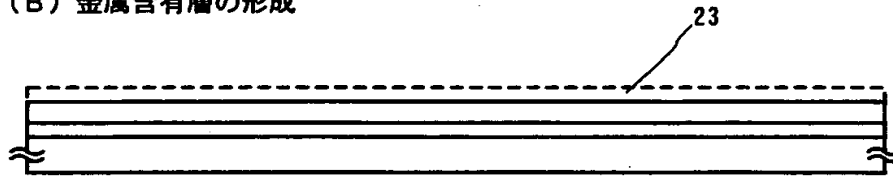


【図 3】

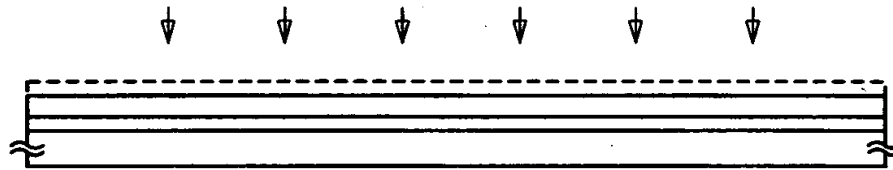
(A) 下地絶縁膜の形成／半導体膜の形成



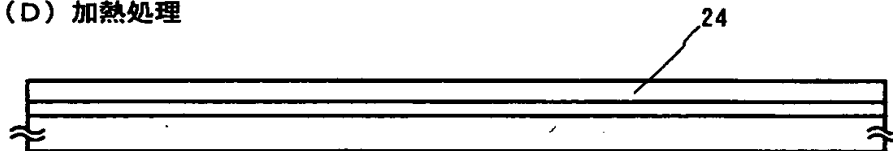
(B) 金属含有層の形成



(C) プラズマ処理

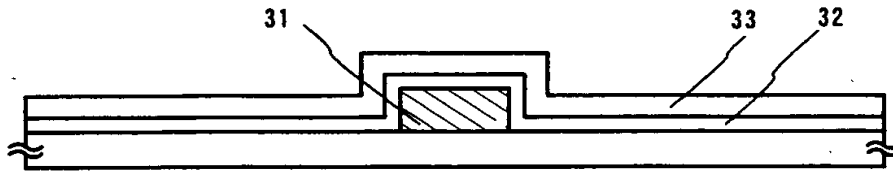


(D) 加熱処理

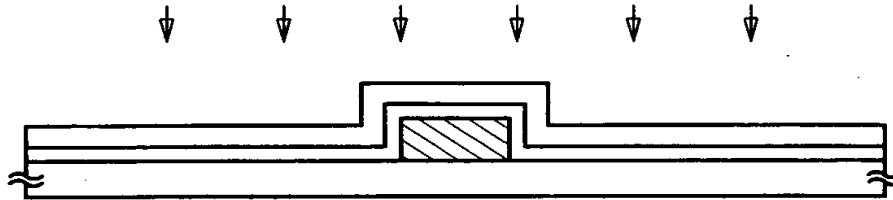


【図 4】

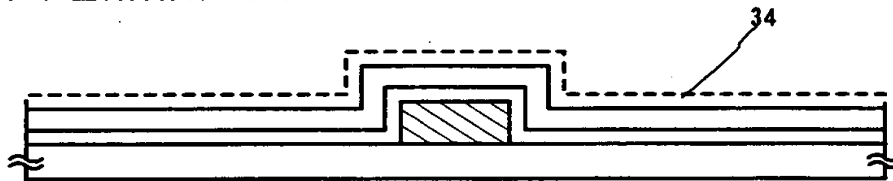
(A) 導電層の形成／絶縁膜の形成／半導体膜の形成



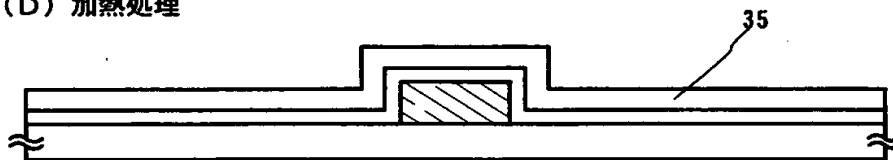
(B) プラズマ処理



(C) 金属含有層の形成

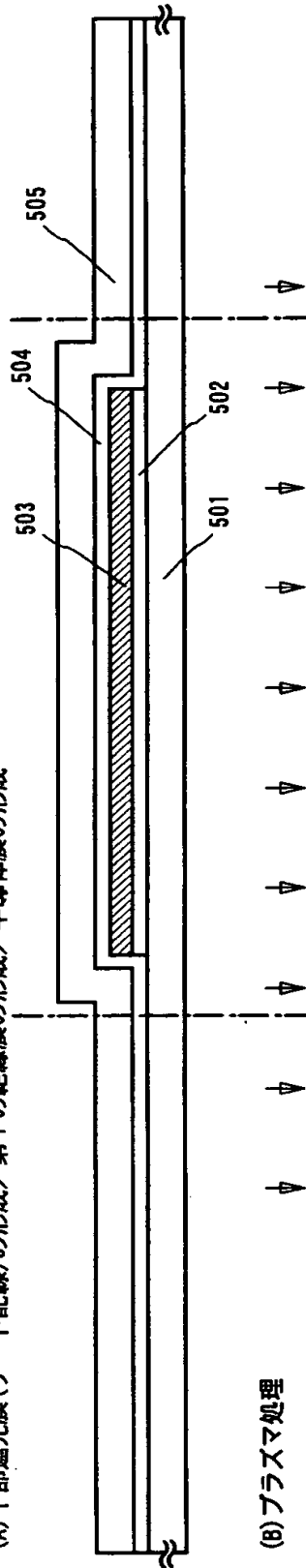


(D) 加熱処理

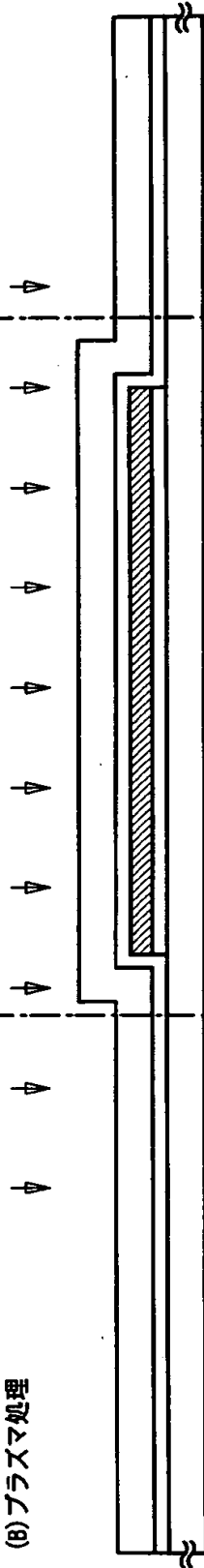


【図 5】

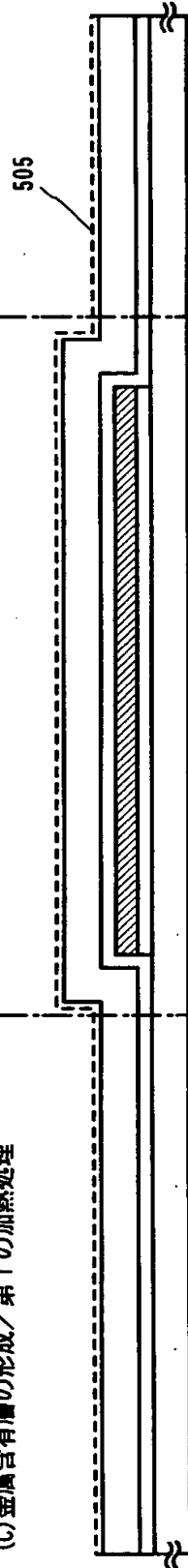
(A) 下部遮光膜 (ゲート配線) の形成 / 第 1 の絶縁膜の形成 / 半導体膜の形成



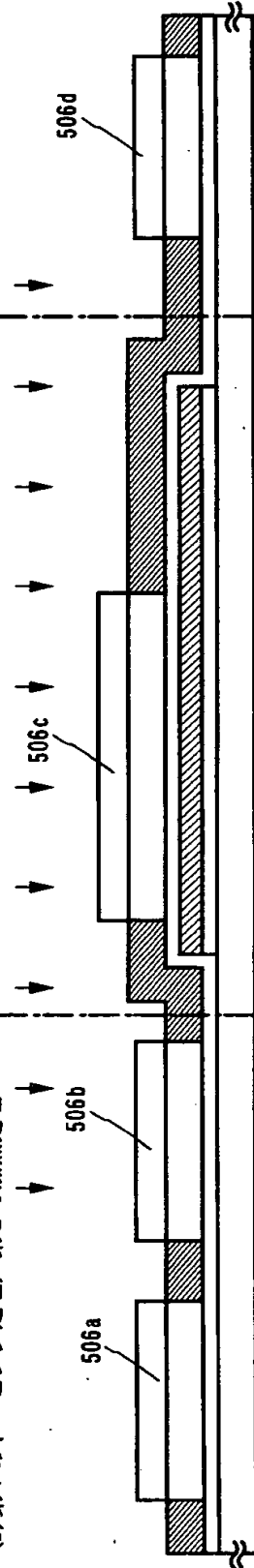
(B) プラズマ処理



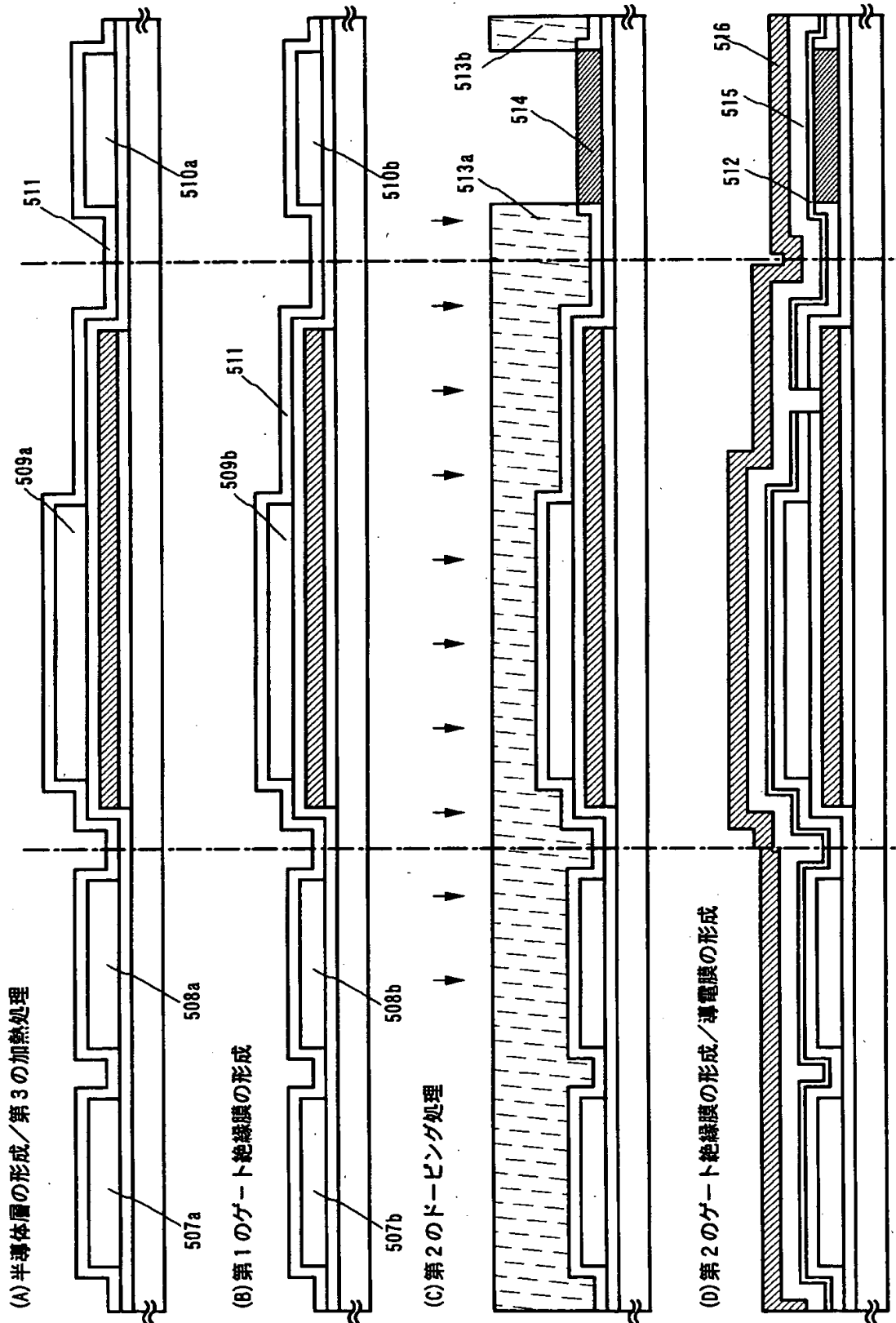
(C) 金属含有層の形成 / 第 1 の加熱処理



(D) 第 1 のドーピング処理 / 第 2 の加熱処理



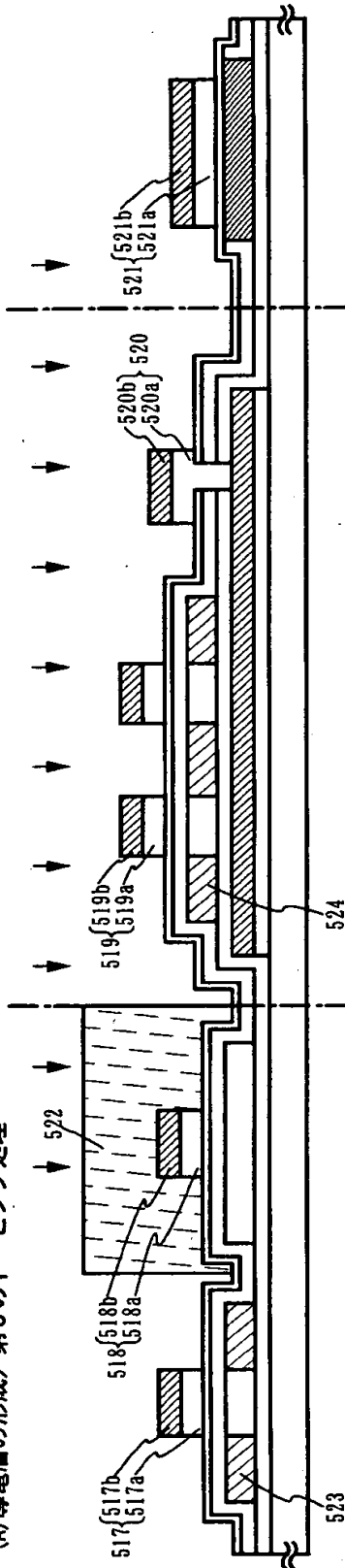
【図6】



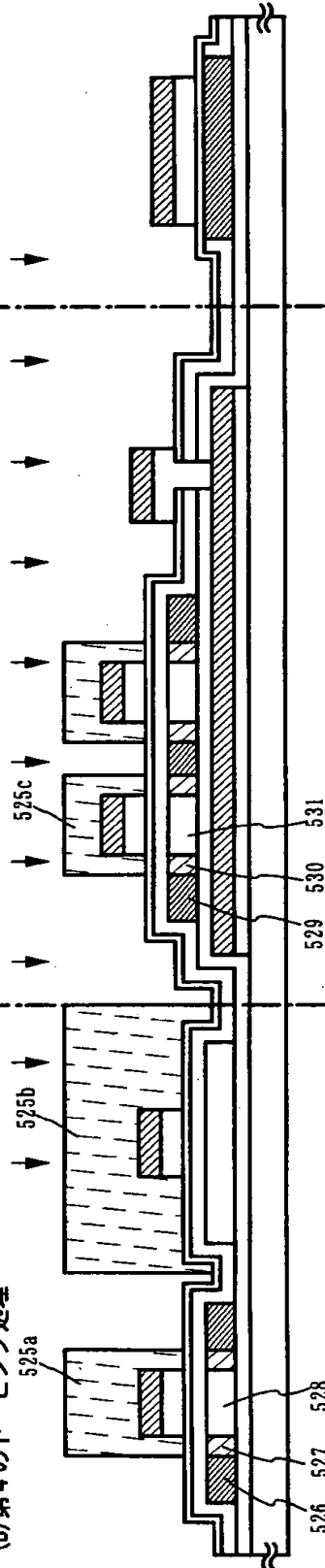


【図7】

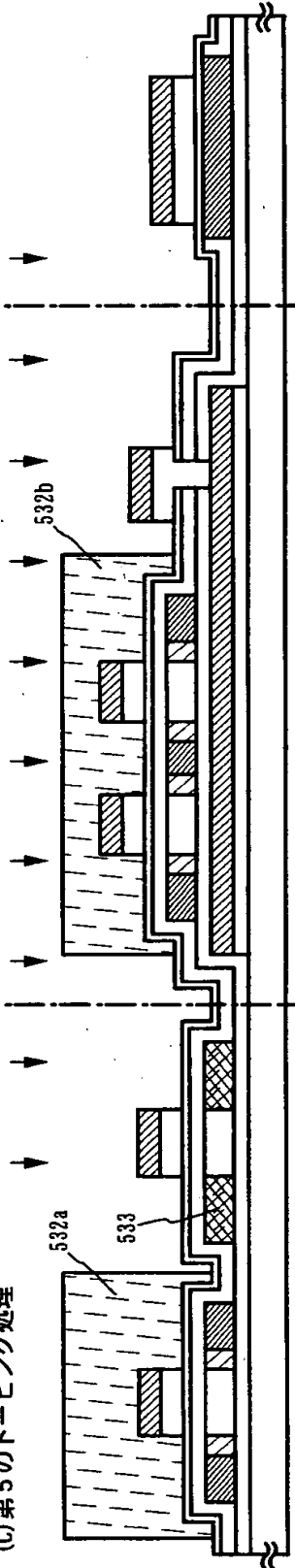
(A) 導電層の形成/第3のドーピング処理



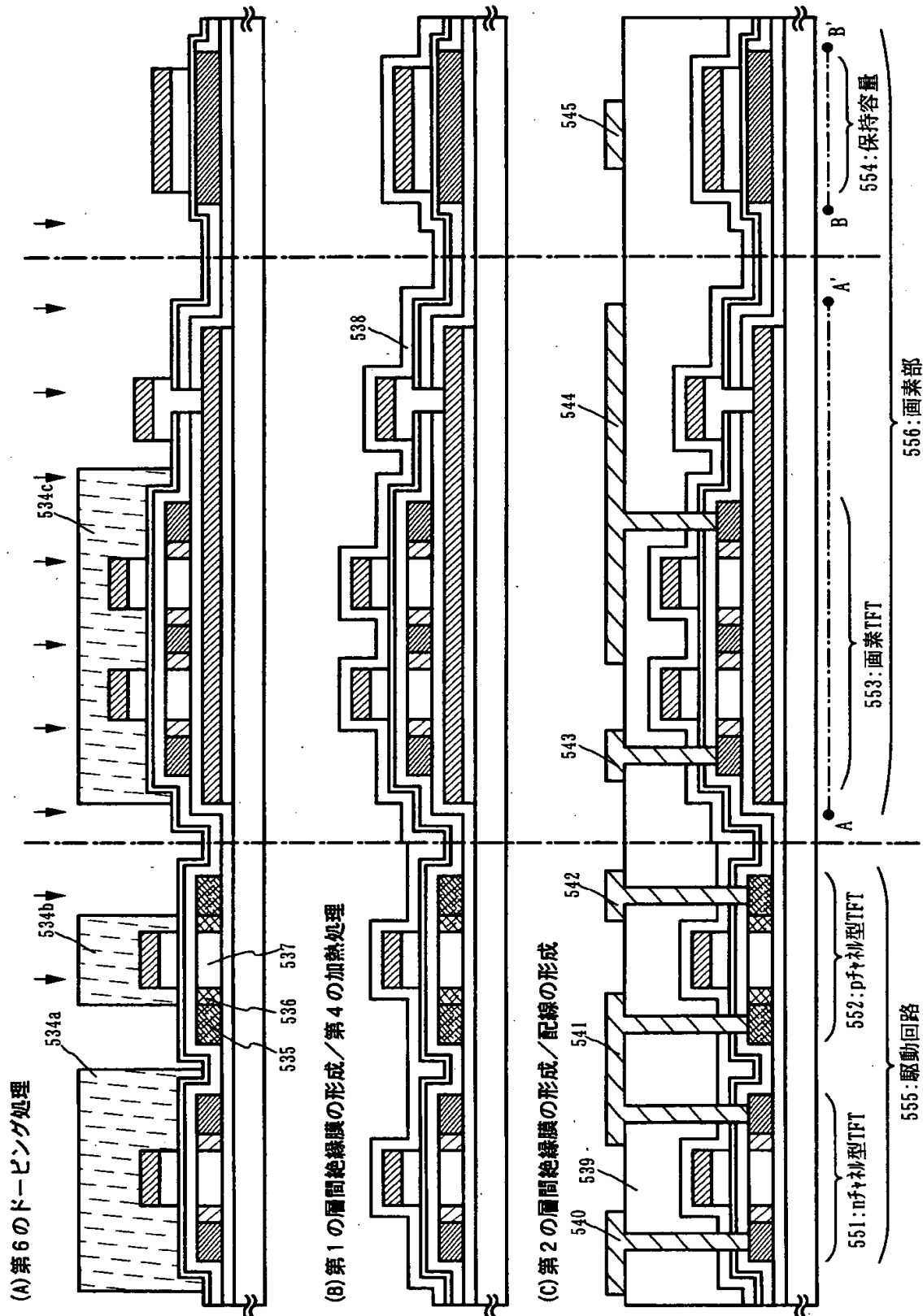
(B) 第4のドーピング処理



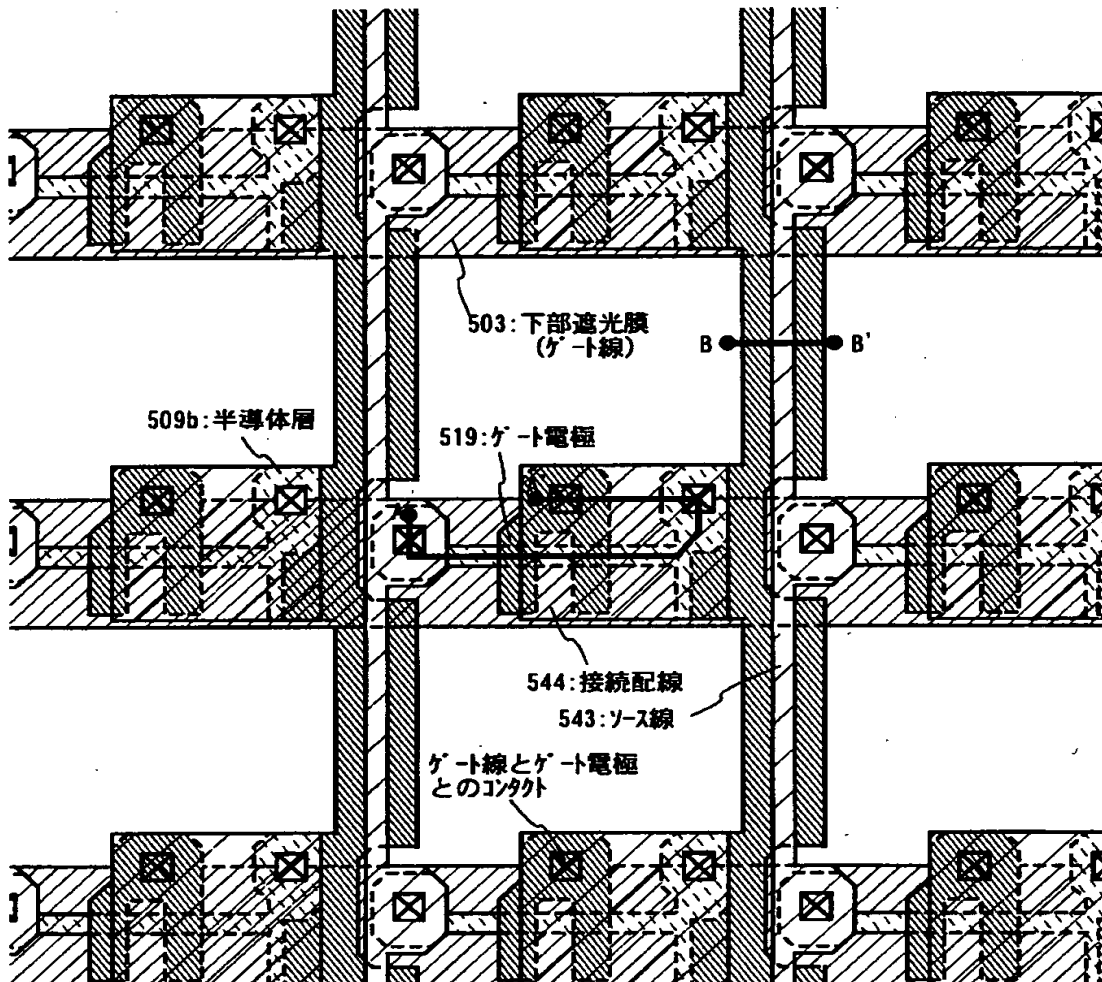
(C) 第5のドーピング処理



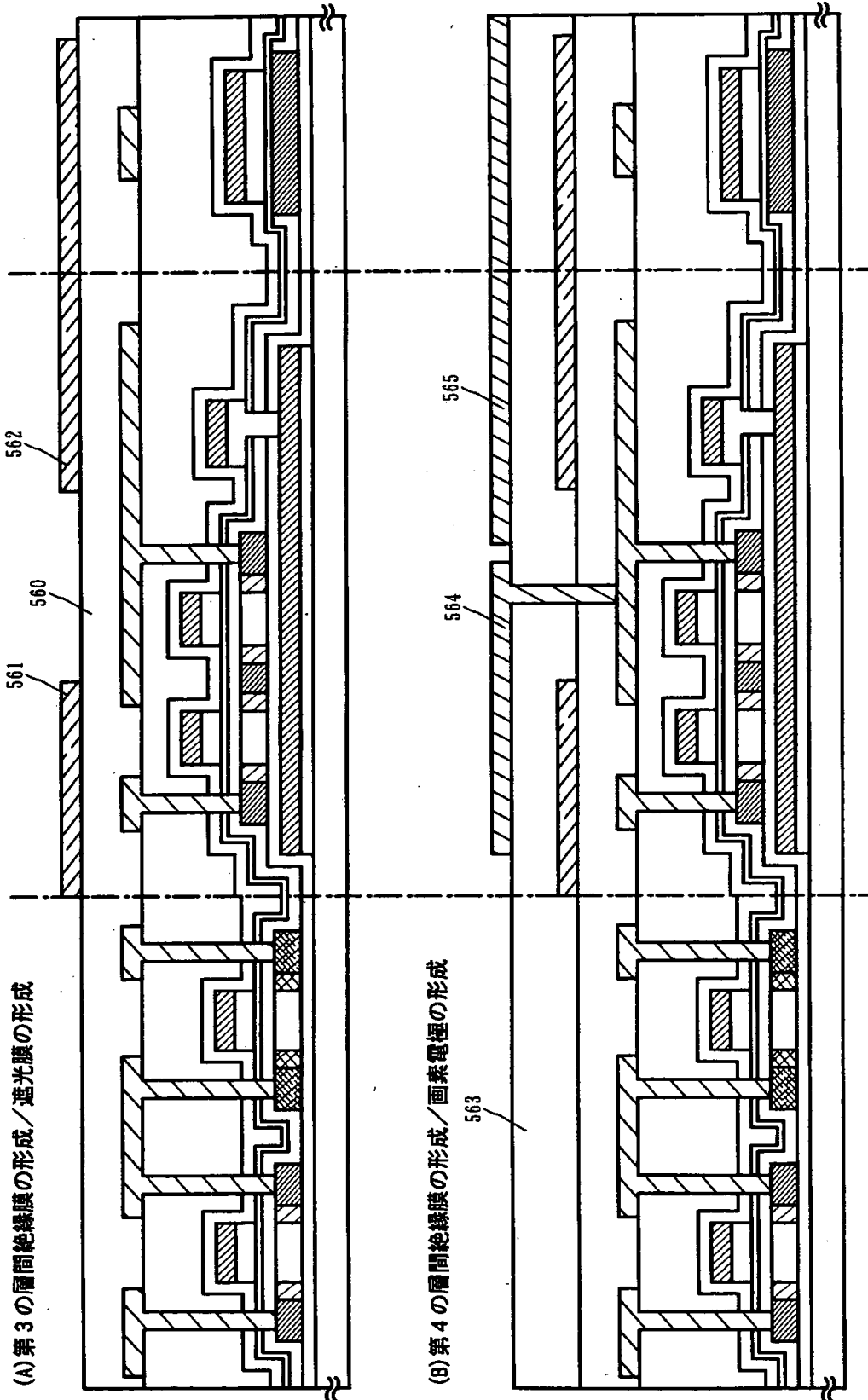
【図8】



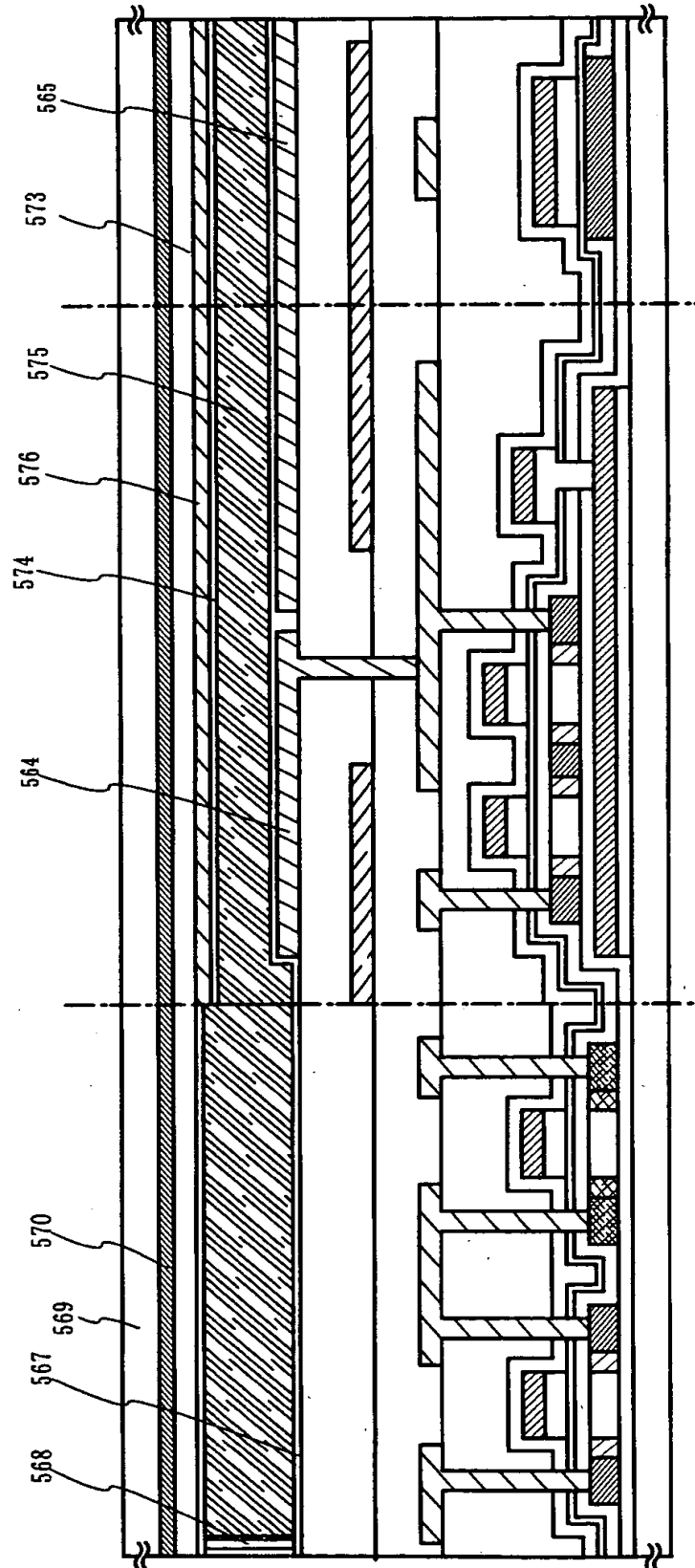
【図 9】



【図 10】

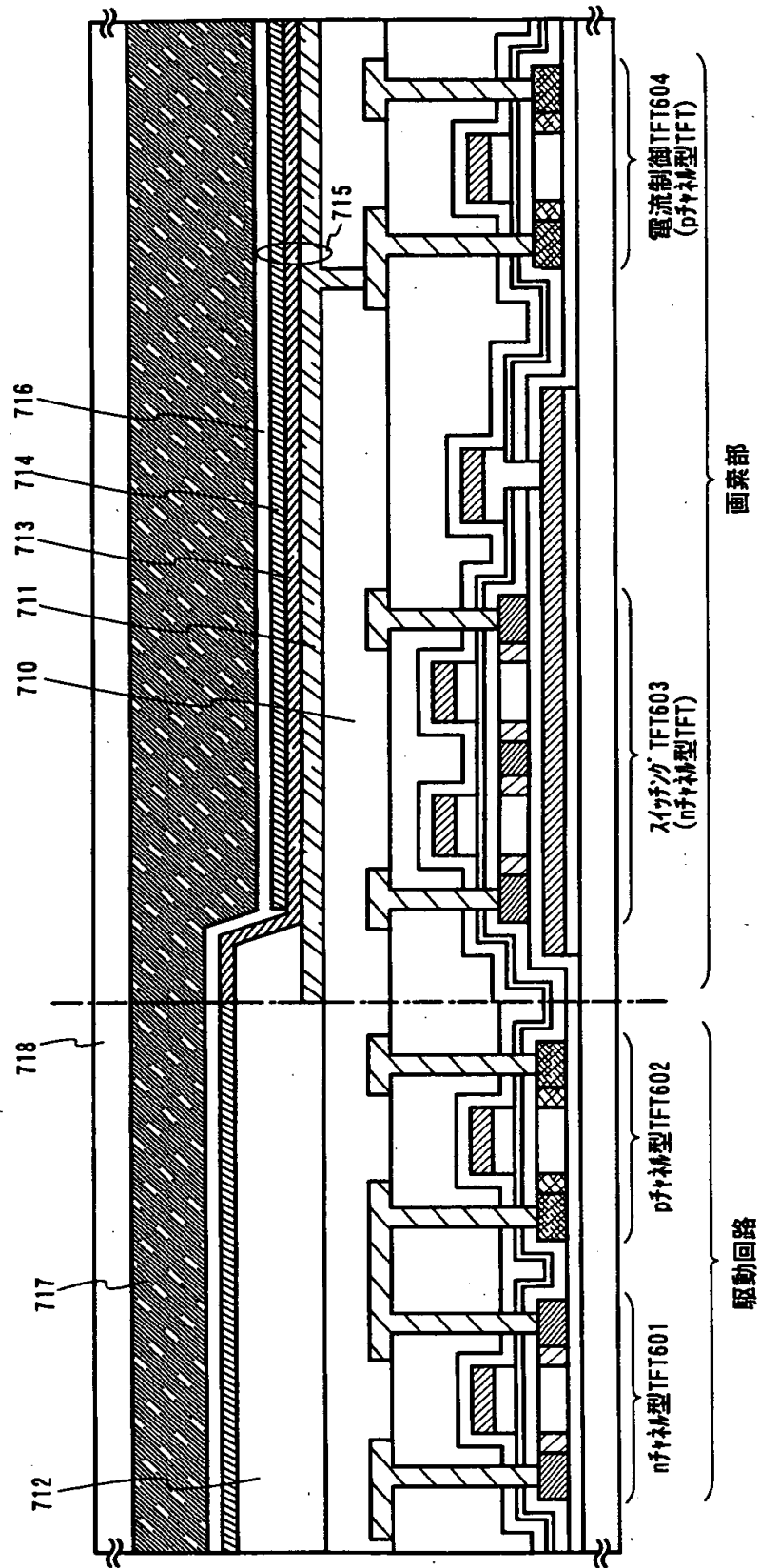


【図11】

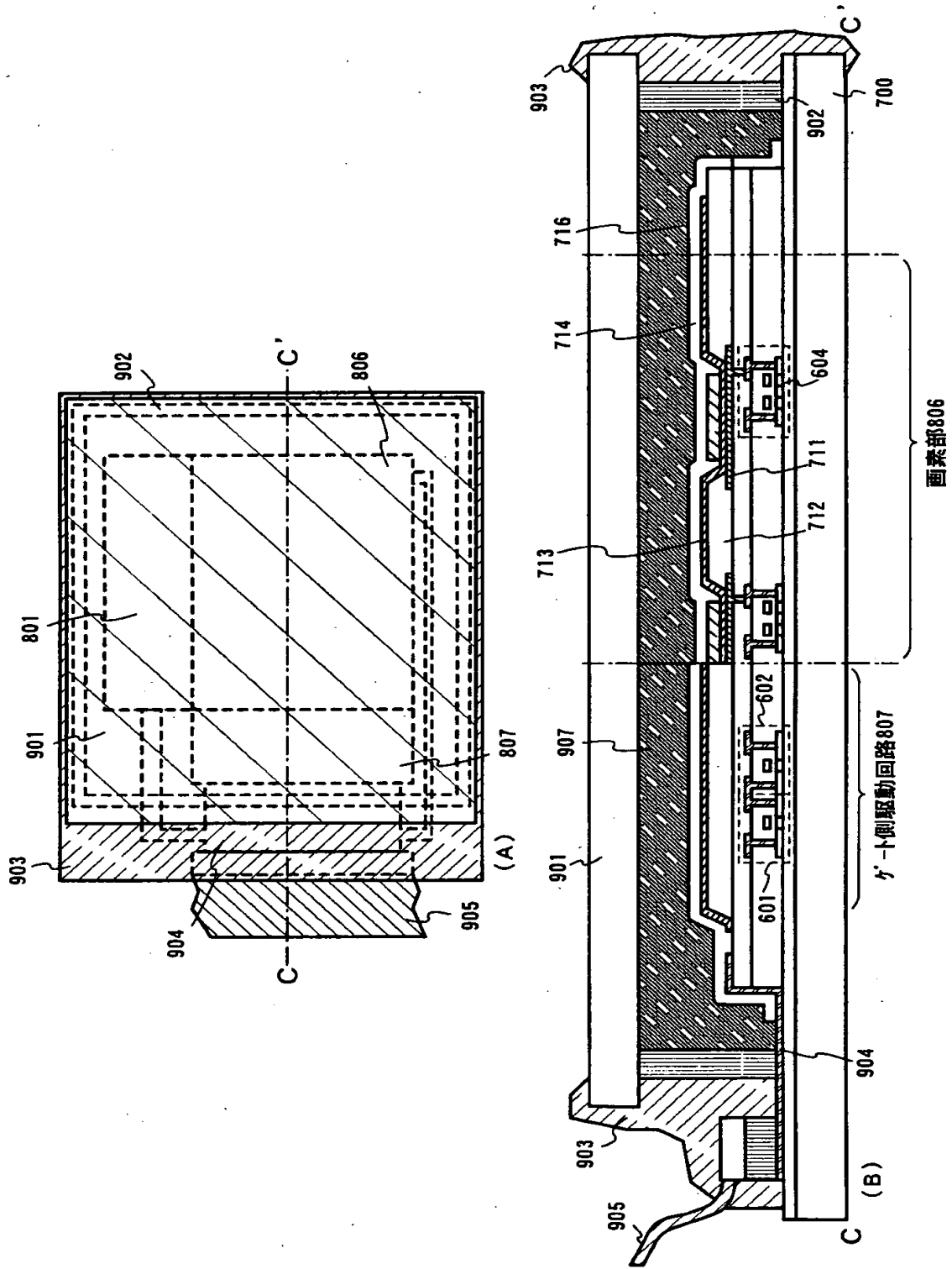




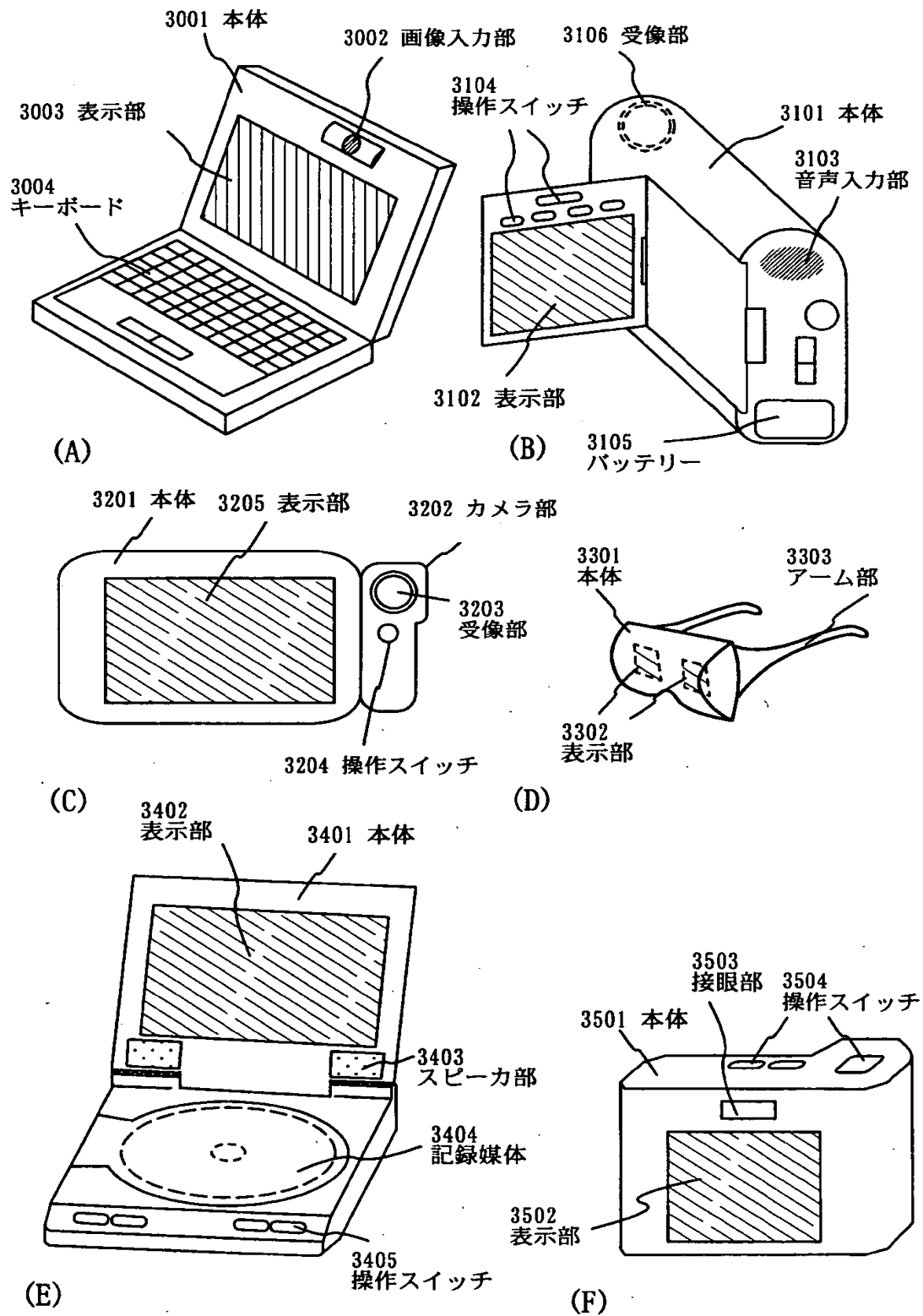
【図12】



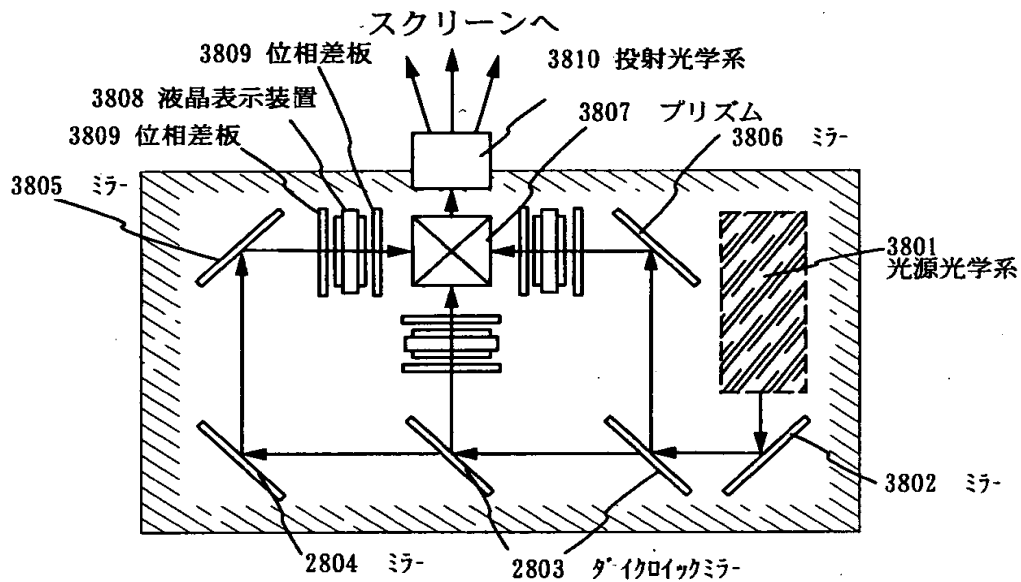
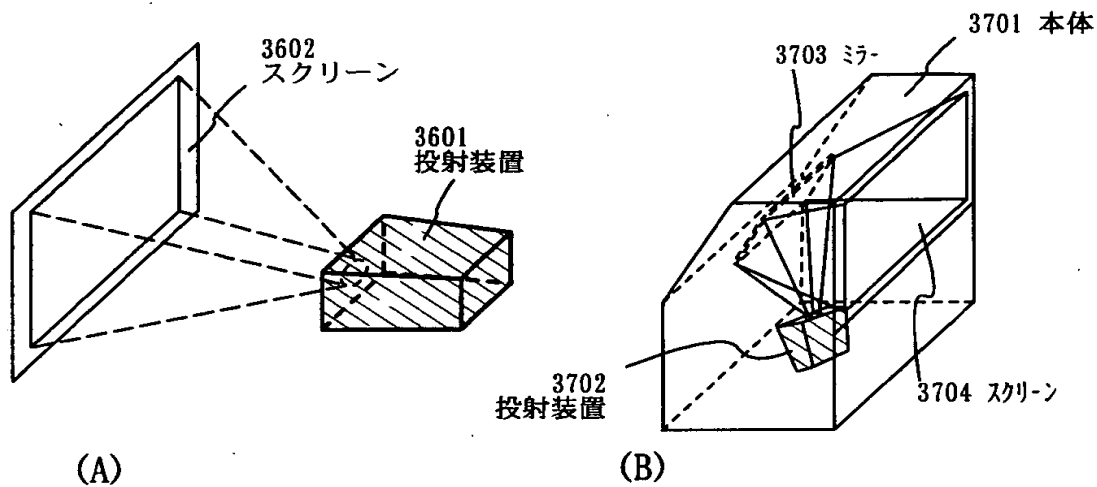
【図13】



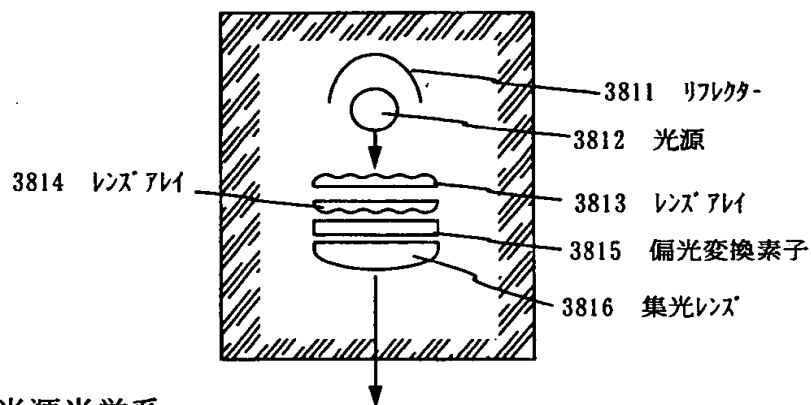
【図 14】



【図15】

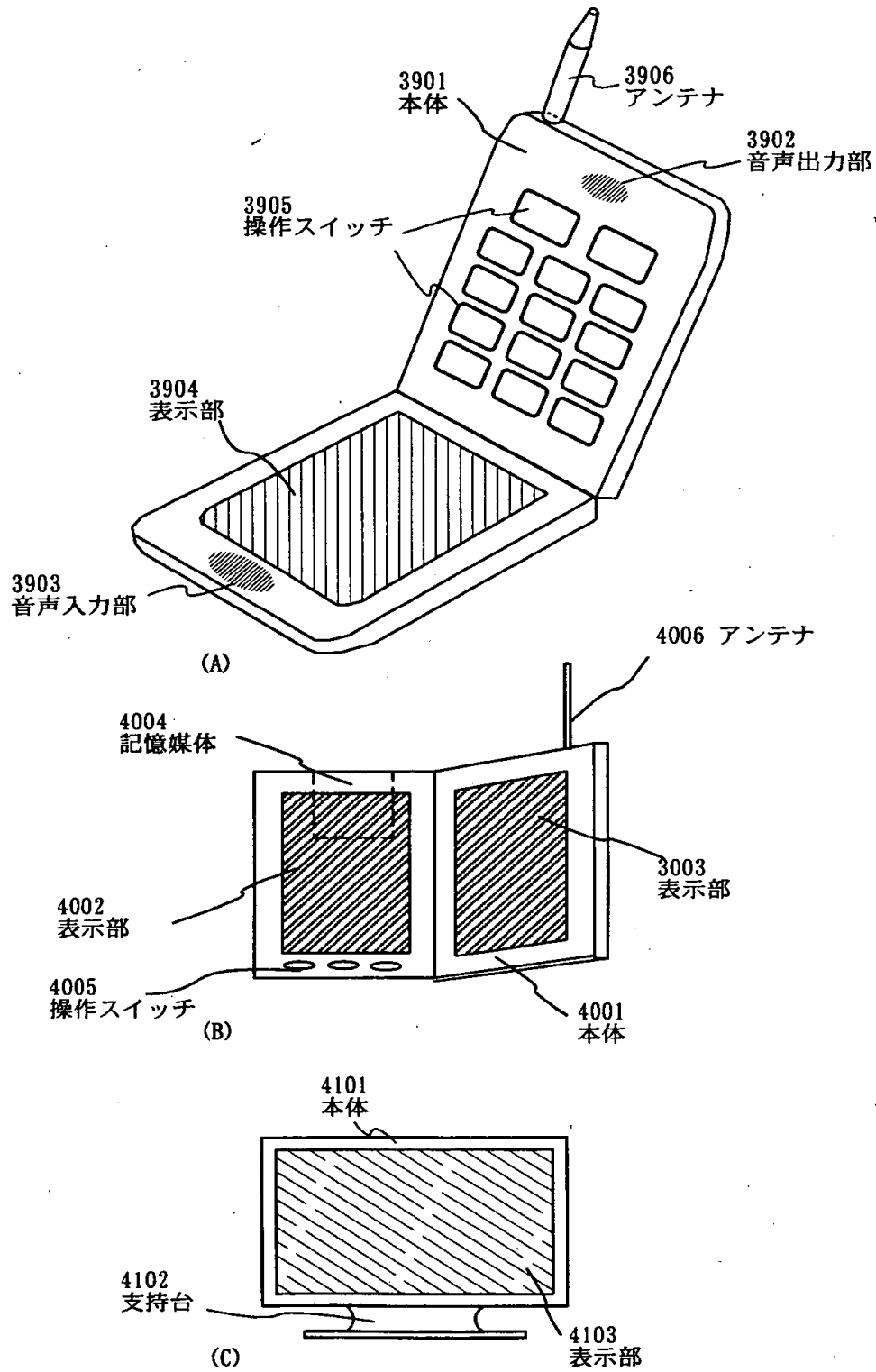


(C) 投射装置（三板式）



(D) 光源光学系

【図 16】

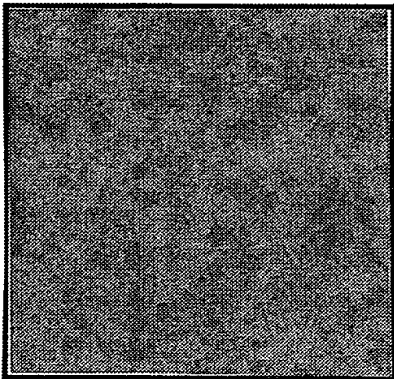


【図 17】

(A)

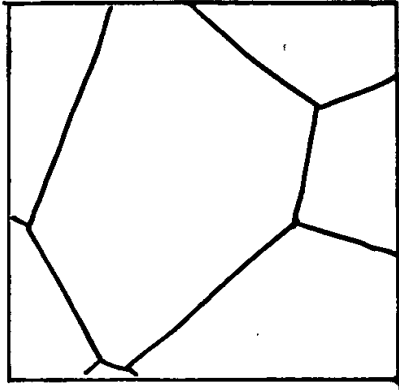


(B)

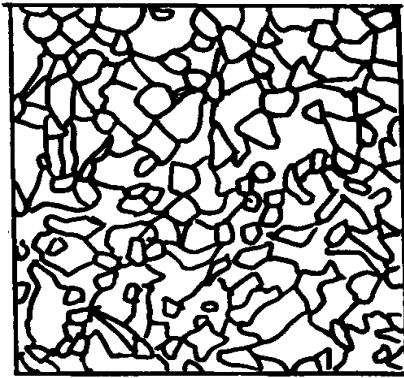


【図 18】

(A)



(B)





【書類名】 要約書

【要約】

【課題】 金属元素を用いる熱結晶化法によって得られる結晶質半導体膜のグレインを小さくすることで、デバイスの活性領域におけるグレインの数を一様にする。

【解決手段】 本発明は、希ガス元素、窒素、およびアンモニアから選ばれた一種または複数種を主成分とする気体をプラズマ化した雰囲気中に、半導体膜を曝す処理を行なってから、金属元素を用いた熱結晶化法を行なうことを特徴とする。このような処理を行なうことで、結晶核の生成密度を増加させ、グレインを小さくすることを可能とする。もちろん、金属元素を添加した半導体膜を、希ガス元素、窒素、およびアンモニアから選ばれた一種または複数種を主成分とする気体をプラズマ化した雰囲気中に曝してから加熱処理を行なってもよい。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000153878]

1. 変更年月日 1990年 8月17日  
[変更理由] 新規登録  
住 所 神奈川県厚木市長谷398番地  
氏 名 株式会社半導体エネルギー研究所